

Technische Universität  
 Clausthal Institut für Informatik  
 Prof. G. Kemnitz

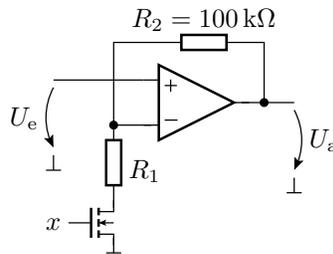
16. Oktober 2023

Elektronik I: Aufgabenblatt 7 (Operationsverstärker)

**Hinweise:** Schreiben Sie die Lösungen, so weit es möglich ist, auf die Aufgabenblätter. Tragen Sie Namen, Matrikelnummer und Studiengang in die nachfolgende Tabelle ein und schreiben Sie auf jedes zusätzlich abgegebene Blatt ihre Matrikelnummer.

Name	Matrikelnummer	Studiengang	Punkte von 18

**Aufgabe 7.1:**



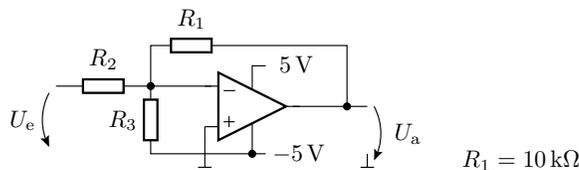
- a) Handelt es sich bei dem MOS-Transistor um einen NMOS- oder einen PMOS-Transistor? Mit welchem Schaltungspunkt ist der in der Schaltung offengelassene Bulk-Anschluss zu verbinden? 1P
- b) Unter welcher Bedingung ist die Drain-Source-Strecke gesperrt und unter welcher Bedingung ist der Spannungsabfall zwischen Drain und Source vernachlässigbar klein. 2P
- c) Wie groß ist die Verstärkung  $v_u = \frac{dU_a}{dU_e}$ , wenn der MOS-Transistor ausgeschaltet ist? 1P
- d) Wie ist  $R_1$  zu wählen, damit die Verstärkung bei eingeschaltetem MOS-Transistor 10 beträgt? 1P

**Aufgabe 7.2:** Entwickeln Sie einen Summationsverstärkerschaltungen mit folgender Funktion: 2P

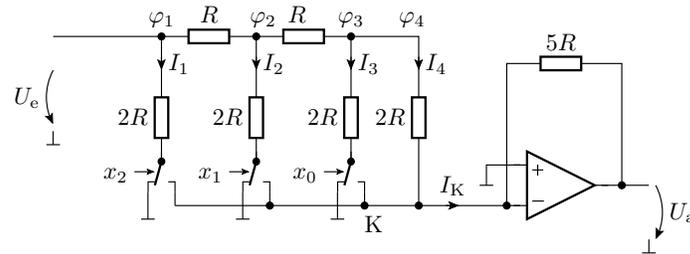
$$U_a = U_{e1} + U_{e2}$$

**Aufgabe 7.3:** Legen Sie in der nachfolgenden Schaltung die Widerstände  $R_2$  und  $R_3$  so fest, dass zwischen der Aus- und der Eingangsspannung folgende Beziehung besteht: 2P

$$U_a = 1 \text{ V} - 3 \cdot U_e$$

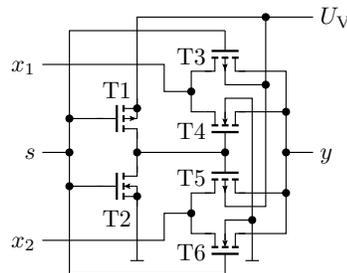


**Aufgabe 7.4:** Wie verhält sich die Ausgangsspannung  $U_a$  der nachfolgenden Schaltung in Abhängigkeit von der Eingangsspannung  $U_e$  und den Schalterstellung  $x_i$  ( $x_i = 0$  – Verbindung mit  $\perp$ ;  $x_i = 1$  – Verbindung mit dem Knoten K). 4P



**Aufgabe 7.5:** Die nachfolgende Abbildung zeigt die komplette Transistorschaltung für den Multiplexer aus der Vorlesung mit einem zusätzlichen Inverter zur Bildung des negierten Auswahlsignals  $\bar{s}$ . Bestimmen Sie für alle logischen Eingabewerte in der Tabelle daneben

- a) jeweils für jeden Transistoren, ob er im aktiven Bereich arbeitet (A), aufgrund der Gatespannung sperrt (S) oder sperrt, jedoch ohne eingeschalteten Paralleltransistor im Einschnürbereich arbeiten würde (X), 4P
- b) den logischen Ausgabewert von  $y$ . 1P



$s$	$x_2$	$x_1$	T1	T2	T3	T4	T5	T6	$y$
0	0	0							
0	0	1							
0	1	0							
0	1	1							
1	0	0							
1	0	1							
1	1	0							
1	1	1							

Arbeitsbereich	NMOS-Transistor		PMOS-Transistor	
	Gatepotenzial	Sourcepotenzial	Gatepotenzial	Sourcepotenzial
A	groß	klein	klein	groß
S	klein	beliebig	groß	beliebig
X	groß	groß	klein	klein