

# Elektronik 1, Foliensatz 4: MOS-Transistoren und Operationsverstärker

G. Kemnitz

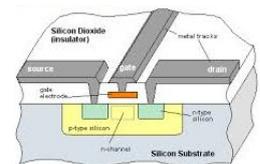
28. August 2023

## Contents

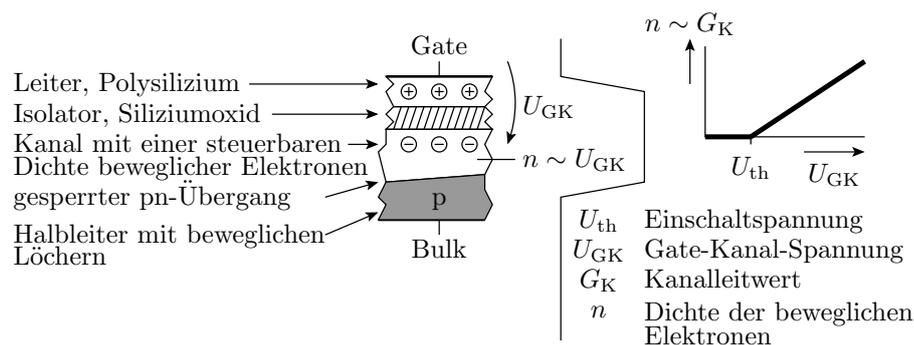
|          |                                   |           |
|----------|-----------------------------------|-----------|
| <b>1</b> | <b>MOS-Transistoren</b>           | <b>1</b>  |
| 1.1      | Verstärker . . . . .              | 3         |
| 1.2      | Schaltbetrieb . . . . .           | 5         |
| 1.3      | CMOS-Gatter . . . . .             | 10        |
| 1.4      | Speicherzellen . . . . .          | 15        |
| 1.5      | Aufgaben . . . . .                | 16        |
| <b>2</b> | <b>Operationsverstärker</b>       | <b>20</b> |
| 2.1      | Verstärker . . . . .              | 21        |
| 2.2      | Rechenelemente . . . . .          | 23        |
| 2.3      | Komparator . . . . .              | 24        |
| 2.4      | Digital-Analog-Umsetzer . . . . . | 26        |
| 2.5      | Analog-Digital-Umsetzer . . . . . | 28        |

## 1 MOS-Transistoren

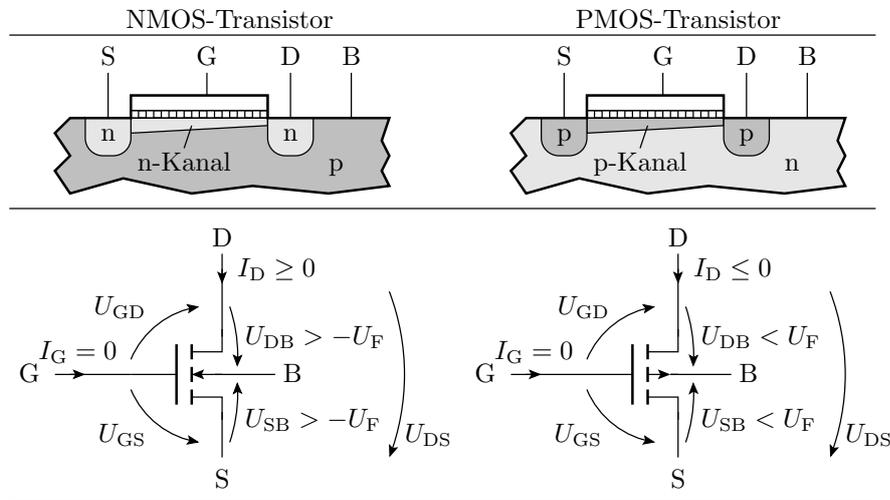
### Funktionsprinzip



- Über der Halbleiteroberfläche befindet sich, isoliert durch eine dünne Oxidschicht, die Steuerelektrode, das Gate.
- Die Gate-Kanal-Spannung steuert die Dichte der beweglichen Ladungsträger (Elektronen oder Löcher) und damit den Leitwert im Kanal.



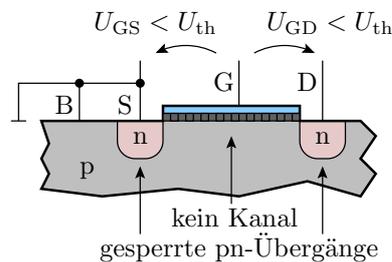
### Aufbau und Anschlüsse



### Bezeichnung der Anschlüsse, Spannungen etc.

|   |   |          |                                   |
|---|---|----------|-----------------------------------|
| G | Gate (Steueranschluss)                          | $U_{GS}$ | Gate-Source-Spannung              |
| S | Source (Quelle bewegl. Lad.)                    | $U_{GD}$ | Gate-Drain-Spannung               |
| D | Drain (Abfluss bewegl. Lad.)                    | $U_{DS}$ | Drain-Source-Spannung             |
| B | Bulk / Substrat                                 | $U_{SB}$ | Source-Bulk-Spannung              |
| n | n-leitfähiges Gebiet<br>(bewegliche Elektronen) | $U_{DB}$ | Drain-Bulk-Spannung               |
| p | p-leitfähiges Gebiet<br>(bewegliche Löcher)     | $U_F$    | Flussspannung des<br>pn-Übergangs |
|   |   | $I_D$    | Drainstrom                        |
|   |   | $I_G$    | Gatestrom (praktisch null)        |

### Arbeitsbereiche: Sperrbereich



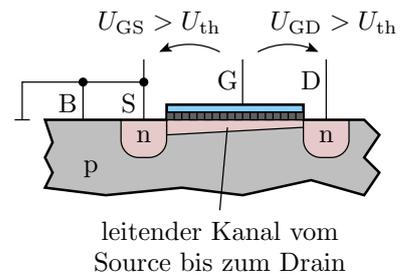
Der Kanal ist von Anfang bis Ende ausgeschaltet:

$$\begin{aligned} \text{NMOS: } & U_{GS} < U_{th} \text{ und } U_{GD} < U_{th} \\ \text{PMOS: } & U_{GS} > U_{th} \text{ und } U_{GD} > U_{th} \end{aligned}$$

( $U_{th}$  – Einschaltspannung). Der Drainstrom ist Null.

**aktiver Bereich**

NMOS:  $U_{GS} > U_{th}$  und  $U_{GD} > U_{th}$   
 PMOS:  $U_{GS} < U_{th}$  und  $U_{GD} < U_{th}$



- Wenn das Potenzial entlang des Kanals konstant ist ( $U_{DS} \rightarrow 0$ ):

$$G_{\text{Kanal}} = \frac{I_D}{U_{DS}} = K \cdot (U_{GS} - U_{th})$$

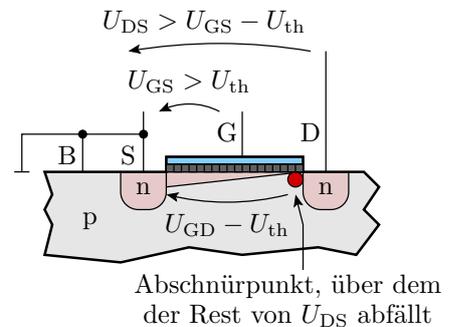
- Sonst, wenn im Kanal Strom fließt (für NMOS-Transistoren  $U_{DS} > 0$  und für PMOS-Transistoren  $U_{DS} < 0$ ):

$$I_D = K \cdot \left( (U_{GS} - U_{th}) \cdot U_{DS} - \frac{U_{DS}^2}{2} \right)$$

( $K$  – Steilheit,  $U_{th}$  – Einschaltspannung, beide für selbstsperrende NMOS-Transistoren positiv und für selbstsperrende PMOS-Transistoren negativ).

**Abschnürbereich**

NMOS:  $U_{GS} > U_{th}$  und  $U_{GD} < U_{th}$   
 PMOS:  $U_{GS} < U_{th}$  und  $U_{GD} > U_{th}$



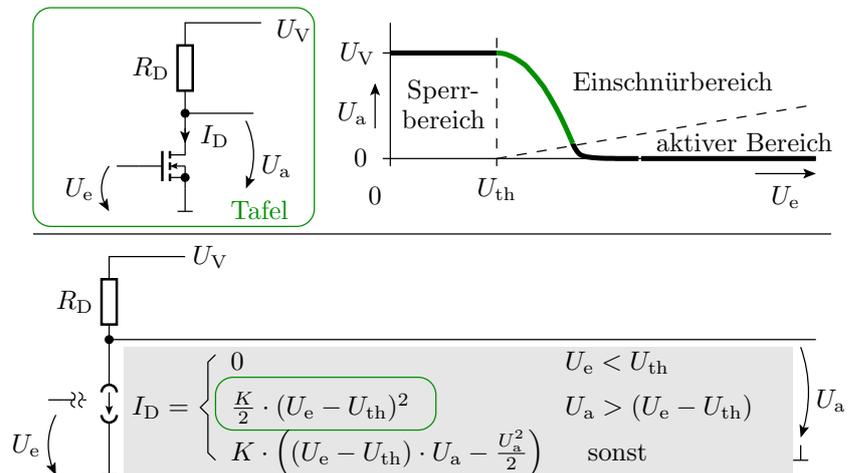
Für  $U_{DS} > U_{GS} - U_{th}$  nehmen Ladungsdichte, Feldstärke und Strom im leitfähigen Teil des Kanal gegenüber  $U_{DS} = U_{GS} - U_{th}$  nicht weiter zu. Die hinzukommende Spannung fällt über dem Abschnürpunkt ab. Verhalten einer gesteuerten Stromquelle:

$$I_D = K \cdot \frac{(U_{GS} - U_{th})^2}{2}$$

( $K$  – Steilheit,  $U_{th}$  – Einschaltspannung).

**1.1 Verstärker**

**Einfacher Verstärker**



## Übertragungsfunktion und Verstärkung

Verstärker nutzen hauptsächlich den Abschnürbereich. Voraussetzungen für den Abschnürbereich:

- Eingangsspannung:

$$U_e > U_{th}$$

- Ausgangsspannung:

$$U_a > U_e - U_{th}$$

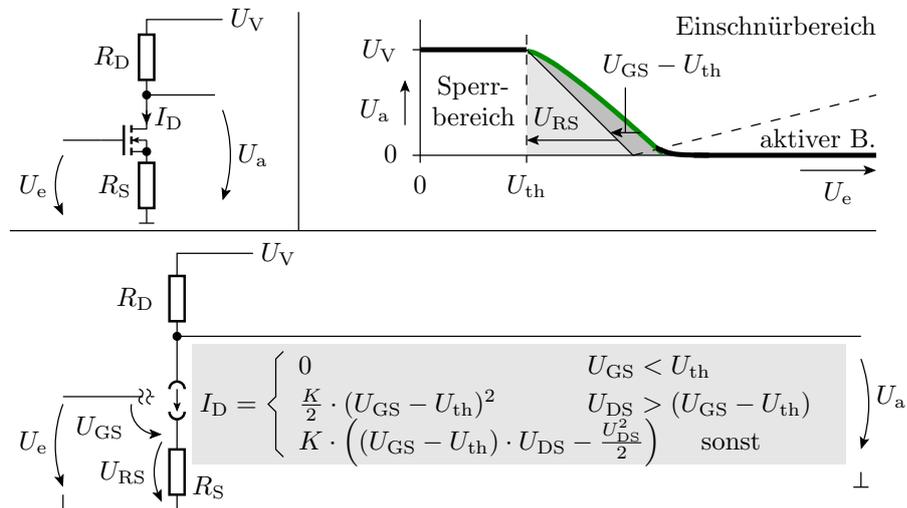
Übertragungsfunktion:

$$U_a = U_V - \frac{K \cdot R_{DS}}{2} \cdot (U_e - U_{th})^2$$

Verstärkung:

$$v_U = \frac{dU_a}{dU_e} = -K \cdot R_{DS} \cdot (U_e - U_{th})$$

## Linearisierung



## Betrieb im Abschnürbereich

$$U_e = U_{GS} + U_{RS}$$

$$U_{GS} = \sqrt{\frac{2 \cdot I_D}{K}} + U_{th} = \sqrt{\frac{2 \cdot (U_V - U_a)}{K \cdot R_D}} + U_{th}$$

$$U_e = \sqrt{\frac{2 \cdot (U_V - U_a)}{K \cdot R_D}} + U_{th} + \frac{R_S}{R_D} \cdot (U_V - U_a)$$

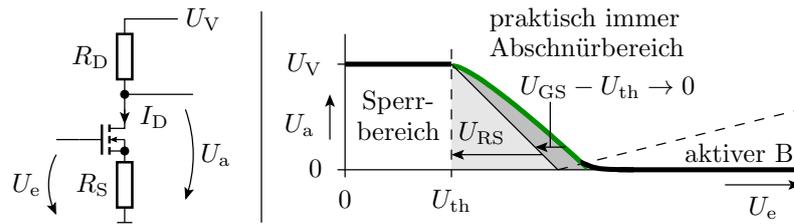
Kehrwert der Verstärkung:

$$\frac{dU_e}{dU_a} = \frac{1}{v_u} = -\frac{R_S}{R_D} - \frac{1}{R_D} \cdot \sqrt{\frac{R_D}{2 \cdot K \cdot (U_V - U_a)}}$$

für

$$R_S \gg \sqrt{\frac{R_D}{2 \cdot K \cdot (U_V - U_a)}} \Rightarrow v_u \approx -\frac{R_D}{R_S}$$

### Linearisierung graphisch



Für  $U_{GS} \ll U_{RS}$  gilt:

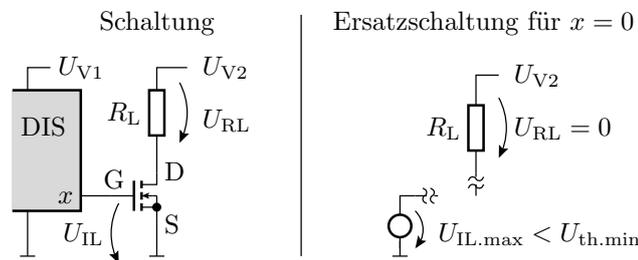
$$\begin{aligned}
 U_e &\approx U_{RS} + U_{th} \\
 U_a &= U_V - \frac{R_D}{R_S} \cdot U_{RS} \approx U_V - \frac{R_D}{R_S} \cdot (U_e - U_{th}) \\
 v_u &= \frac{dU_a}{dU_e} \approx -\frac{R_D}{R_S}
 \end{aligned}$$

## 1.2 Schaltbetrieb

### Low-Side-Schalter

- Schalten des »Minusanschlusses«
- Source ist der Bezugspunkt (Masse)

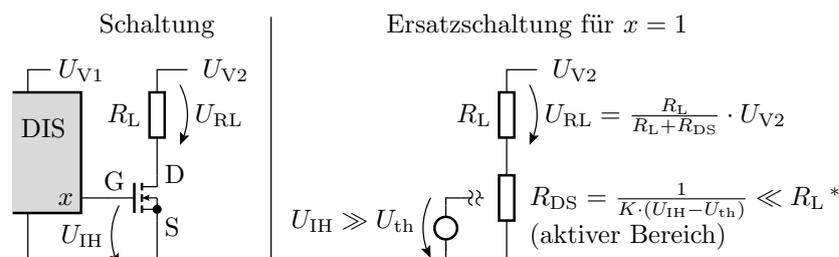
Fall 1: Transistor sperrt ( $x = 0$ ;  $U_{GS} < U_{th}$ )



(DIS – digitaler integrierter Schaltkreis, z.B. ein Mikroprozessor).

### Fall 2: Transistor eingeschaltet ( $x = 1$ ; $U_{GS} \gg U_{th}$ )

Fall 2: Transistor eingeschaltet ( $x = 1$ ;  $U_{GS} \gg U_{th}$ )



\* Gültigkeitsvoraussetzung für das Berechnungsmodell

$$I_D = K \cdot \left( (U_{IH} - U_{th}) \cdot U_{DS} - \frac{U_{DS}^2}{2} \right) \approx K \cdot (U_{IH} - U_{th}) \cdot U_{DS}$$

### Leistungsumsatz

$$I_D = \frac{U_{V2}}{R_L + R_{DS}}$$

- Umgesetzte Leistungen:

$$P_{RL} = \frac{R_L \cdot U_{V2}^2}{(R_L + R_{DS})^2} \quad P_{Tr} = \frac{R_{DS} \cdot U_{V2}^2}{(R_L + R_{DS})^2}$$

$P_{RL}$ : Leistungsumsatz im Lastwiderstand

$P_{Tr}$ : Leistungsumsatz im Transistor

$$P_{Tr} = \frac{R_{DS}}{R_L} \cdot P_{RL}$$

- Wegen  $R_{DS} \ll R_L$  sehr günstiges Verhältnis.

⇒ Steuerung von Lasten bis zu mehreren hundert Watt.

### Beispiele für Low-Side-Schalter

| Typ                        | $R_{DS}(U_{IH})$ | $U_{th}$  | $I_{Dmax}$ | $U_{DSmax}$ | $P_{max}$ |
|----------------------------|------------------|-----------|------------|-------------|-----------|
| IRFD014                    | 200 mΩ (10 V)    | 2 ... 4 V | 1,2 A      | 60 V        | 1,3 W     |
| RFD14N05L                  | 100 mΩ (5 V)     | 1 ... 2 V | 14 A       | 50 V        | 48 W      |
| BUK100-50GL <sup>(1)</sup> | 125 mΩ (5 V)     | 1 ... 2 V | 13,5 A     | 50 V        | 40 W      |

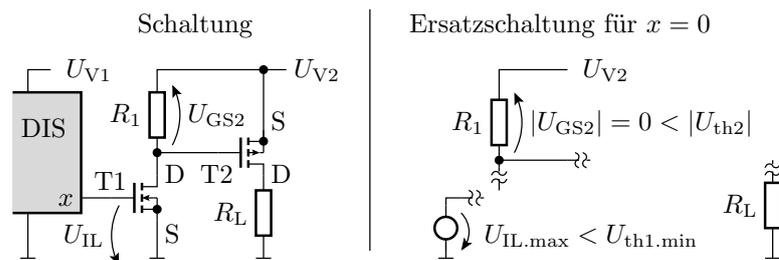
<sup>(1)</sup> mit integrierten Schutzfunktionen gegen zu hohe Bauteiltemperaturen und Ströme;  $R_{DS}$  – Drain-Source-Widerstand;  $U_{GS}$  – Gate-Source- Spannung;  $U_{th}$  – Einschaltspannung;  $I_{Dmax}$  – max. zulässiger Drain-Strom;  $U_{DSmax}$  – max. zulässige Drain-Source-Spannung;  $P_{max}$  – max. zulässige Verlustleistung. Die Steilheit ergibt sich aus  $R_{DS}$  und der zugehörigen Gate-Source-Spannung:

$$K = \frac{1}{R_{DS} \cdot (U_{IH} - U_{th})}$$

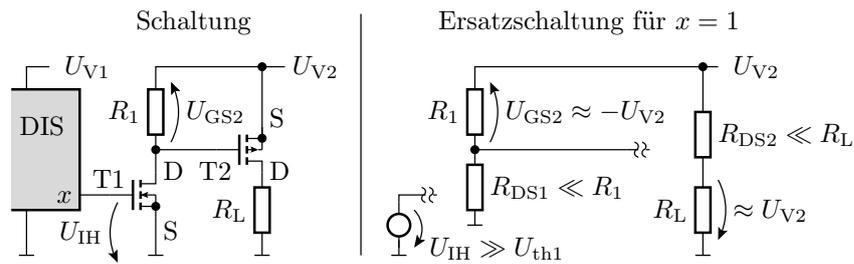
### High-Side-Schalter

Ein High-Side-Schalter schaltet die Verbindung zwischen dem Ausgabelement und dem positiven Versorgungsanschluss:

- PMOS-Transistor mit dem Source (Bezugspunkt) an  $+U_V$ .
- Digitale Schaltkreise haben den negativen Versorgungsanschluss als Bezugspunkt.
- Zweiter Transistor zur Änderung des Bezugspotentials.



**Ersatzschaltung für »Last ein«**



**Beispiele für High-Side-Schalter**

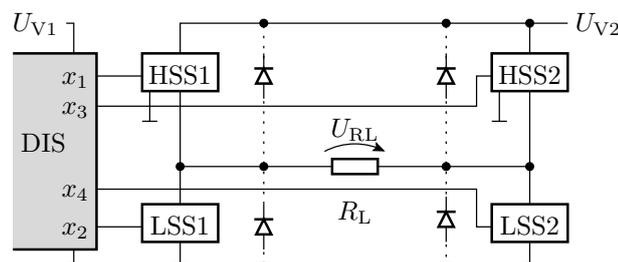
| Typ                      | $R_{DS}(U_{IH})$  | $U_{th}$ | $I_{Dmax}$ | $U_{DSmax}$ | $P_{max}$      |
|--------------------------|-------------------|----------|------------|-------------|----------------|
| IRFD9024                 | 260 mΩ<br>(-10 V) | -2...4 V | -1,1 A     | -60 V       | 1,3 W          |
| IPS5451 <sup>(1,2)</sup> | 20...30 mΩ        |          | -14 A      | -50 V       | <sup>(3)</sup> |
| IRFD9640                 | 500 mΩ<br>(-10 V) | -2...4 V | -11 A      | -200 V      | 50 W           |

$$K = (R_{DS} \cdot |U_{IH} - U_{th}|)^{-1}$$

- (1) Mit integrierten Schutzfunktionen gegen zu hohe Bauteiltemperaturen und Ströme.
- (2) Mit der Schaltung zur Transformation digitaler Steuerspannungen mit negativem Bezugspunkt in die Steuerspannungen für den Schalttransistor.
- (3) Die Leistung ergibt sich aus der Abschalttemperatur und hängt von der Kühlung ab.

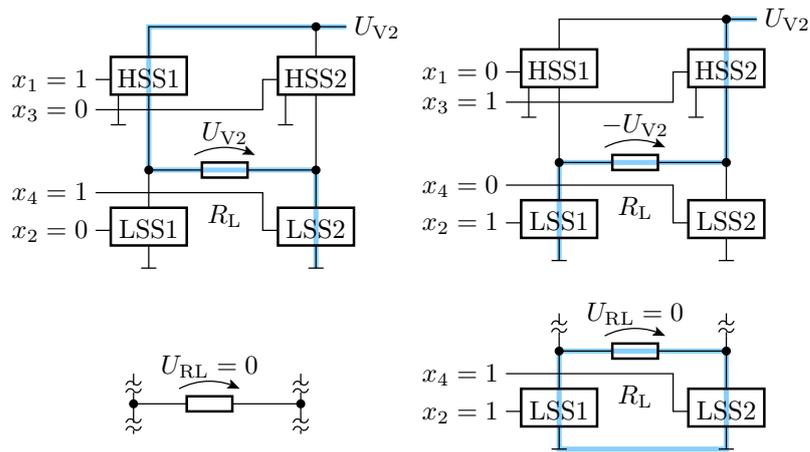
PMOS-Transistoren haben bei gleicher Geometrie etwa den doppelten Einschaltwiderstand. Grund: geringere Beweglichkeit<sup>1</sup> der Löcher im p-Kanal im Vergleich zu den Elektronen im n-Kanal.

**H-Brücke**

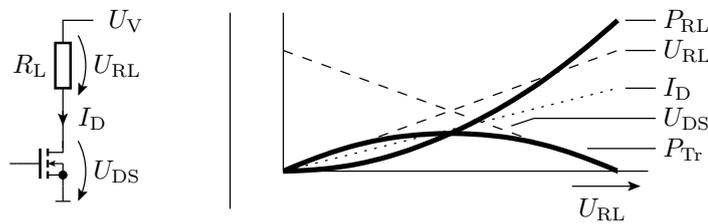


**Betriebsarten**

<sup>1</sup>Beweglichkeit ist das Verhältnis aus Geschwindigkeit und Feldstärke der beweglichen Ladungsträger.



**Stufenlose Leistungssteuerung konventionell**

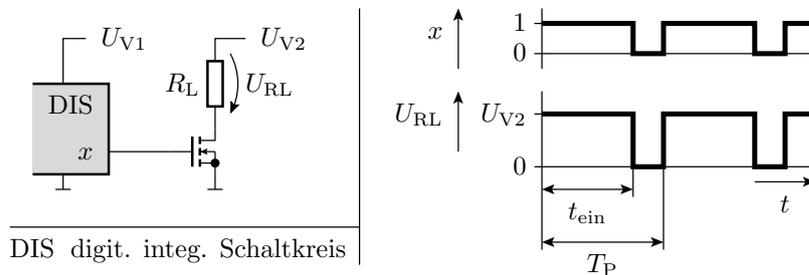


$$P_{RL} = \frac{(U_{RL})^2}{R_L}$$

$$P_{Tr} = \frac{(U_V - U_{RL}) \cdot U_{RL}}{R_L}$$

$$P_{Tr,max} = \frac{U_V^2}{4 \cdot R_L}$$

**Pulsweitenmodulation**



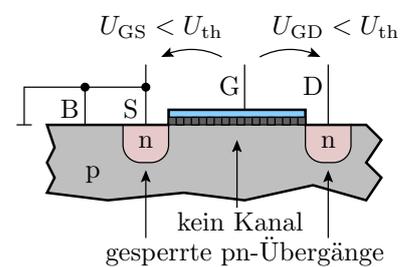
Ausgabeleistung proportional zur relativen Pulsweite:

$$\eta_T = \frac{t_{ein}}{T_P}$$

Im Mittel im Transistor umgesetzte Leistung:

$$P_{Tr} = \frac{R_{DS}}{R_L} \cdot P_{RL}$$

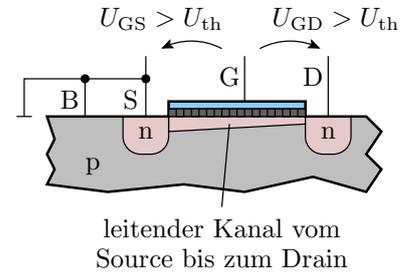
**Wiederholung 25.11.2021**



Ausschaltbereich:  $I_D = 0$

NMOS:  $U_{GS} < U_{th}$  und  $U_{GD} < U_{th}$

PMOS:  $U_{GS} > U_{th}$  und  $U_{GD} > U_{th}$

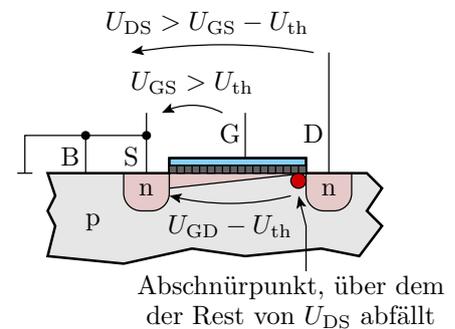


Aktiver Bereich:

$$I_D = K \cdot \left( (U_{GS} - U_{th}) \cdot U_{DS} - \frac{U_{DS}^2}{2} \right)$$

NMOS:  $U_{GS} > U_{th}$  und  $U_{GD} > U_{th}$

PMOS:  $U_{GS} < U_{th}$  und  $U_{GD} < U_{th}$



Einschnürrbereich:

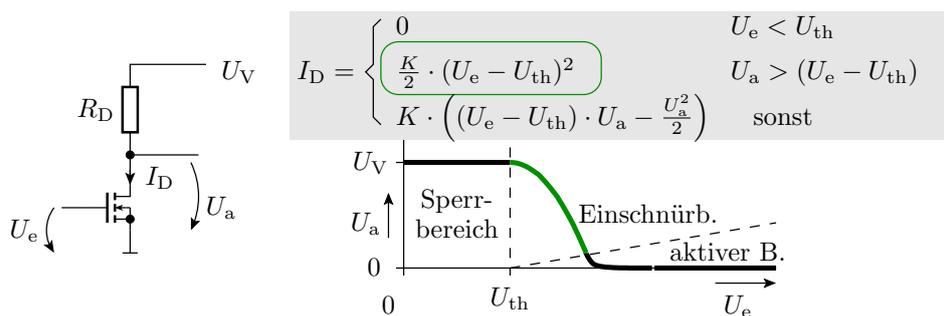
$$I_D = \frac{K}{2} \cdot (U_{GS} - U_{th})^2$$

NMOS:  $U_{GS} > U_{th}$  und  $U_{GD} < U_{th}$

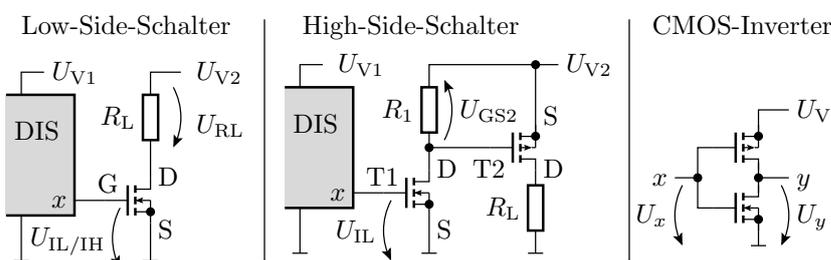
PMOS:  $U_{GS} < U_{th}$  und  $U_{GD} > U_{th}$

( $K$  – Steilheit,  $U_{th}$  – Einschaltspannung).

- Verstärker nutzen den Einschnürrbereich:

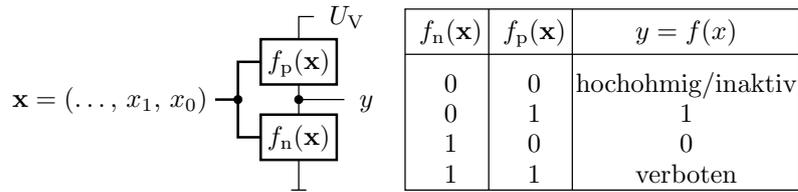


- Schaltbetrieb



### 1.3 CMOS-Gatter

#### Allgemeiner Aufbau



$$f_n(\mathbf{x}) = \begin{cases} 0 & \text{Zweipol gesperrt} \\ 1 & \text{Zweipol leitend} \end{cases}$$

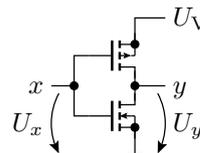
$$f_p(\mathbf{x}) = \begin{cases} 0 & \text{Zweipol gesperrt} \\ 1 & \text{Zweipol leitend} \end{cases}$$

#### CMOS-Inverter

Schaltsymbol

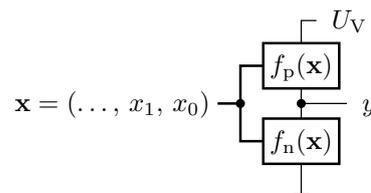


Transistorschaltung



- $x = 0$ : NMOS-Transistor aus, PMOS-Transistor ein,  $y = 1$
- $x = 1$ : NMOS-Transistor ein, PMOS-Transistor aus,  $y = 0$

#### FCMOS-Gatter



- Komplementäre Funktionen des NMOS- und des PMOS-Zweipols

$$f_p(\mathbf{x}) = f(\mathbf{x})$$

$$f_n(\mathbf{x}) = \overline{f(\mathbf{x})}$$

- Innerhalb der Zweipole:
  - Reihenschaltung von Transistoren  $\Rightarrow$  UND (Operator  $\wedge$ )
  - Parallelschaltung von Transistoren  $\Rightarrow$  ODER (Operator  $\vee$ )
  - PMOS-Transistoren invertieren (schalten bei  $x_i = 0$  ein)

#### Umformregeln für logische Ausdrücke

| Umformungsregel  | Bezeichnung          |
|--|----------------------|
| $\bar{\bar{x}} = x$  | doppelte Negation    |
| $x \vee 1 = 1 \quad x \vee \bar{x} = 1$<br>$x \wedge 0 = 0 \quad x \wedge \bar{x} = 0$                             | Eliminationsgesetze  |
| $x_1 \vee (x_1 \wedge x_2) = x_1$<br>$x_1 \wedge (x_1 \vee x_2) = x_1$   | Absorbtionsgesetze   |
| $\bar{x}_1 \vee \bar{x}_2 = \overline{x_1 \wedge x_2}$<br>$\bar{x}_1 \wedge \bar{x}_2 = \overline{x_1 \vee x_2}$   | de morgansche Regeln |
| $x_1 \wedge x_2 = x_2 \wedge x_1$<br>$x_1 \vee x_2 = x_2 \vee x_1$   | Kommutativgesetz     |
| $(x_1 \vee x_2) \vee x_3 = x_1 \vee (x_2 \vee x_3)$<br>$(x_1 \wedge x_2) \wedge x_3 = x_1 \wedge (x_2 \wedge x_3)$ | Assoziativgesetz     |
| $x_1 \wedge (x_2 \vee x_3) = (x_1 \wedge x_2) \vee (x_1 \wedge x_3)$   | Distributivgesetz    |

### Beweis durch Aufstellen der Wertetabellen

Beispiel De Morgan'sche Regeln:

| $x_1$ | $x_2$ | $\bar{x}_1 \vee \bar{x}_2$ | $\overline{x_1 \wedge x_2}$ | $\bar{x}_1 \wedge \bar{x}_2$ | $\overline{x_1 \vee x_2}$ |
|-------|-------|----------------------------|-----------------------------|------------------------------|---------------------------|
| 0     | 0     | 1                          | 1                           | 1                            | 1                         |
| 0     | 1     | 1                          | 1                           | 0                            | 0                         |
| 1     | 0     | 1                          | 1                           | 0                            | 0                         |
| 1     | 1     | 0                          | 0                           | 0                            | 0                         |

- Ohne Klammern hat UND-Vorrang vor ODER.
- Der UND-Operator » $\wedge$ « kann in logischen Ausdrücken weggelassen werden und hat Vorrang vor ODER » $\vee$ «:

$$(x_1 \wedge x_2) \vee (x_1 \wedge x_3) = x_1 x_2 \vee x_1 x_3$$

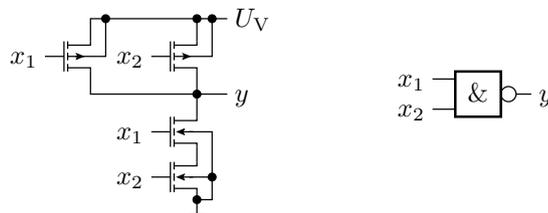
- Vor Anwendung »De Morgan« (Tausch UND  $\Leftrightarrow$  ODER) Klammern einfügen.

### NAND-Gatter

$$y(\mathbf{x}) = \overline{x_1 x_2}$$

$$f_n(\mathbf{x}) = x_1 x_2$$

$$f_p(\mathbf{x}) = \bar{x}_1 \vee \bar{x}_2$$

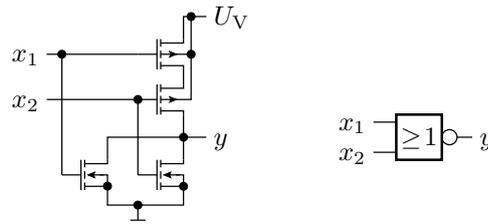


### NOR-Gatter

$$y(\mathbf{x}) = \overline{x_1 \vee x_2}$$

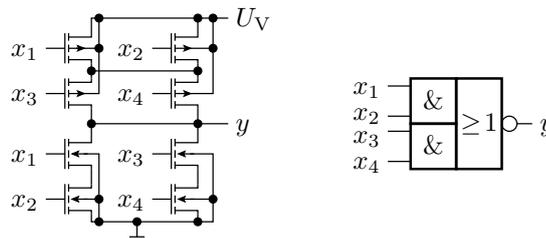
$$f_n(\mathbf{x}) = x_1 \vee x_2$$

$$f_p(\mathbf{x}) = \bar{x}_1 \bar{x}_2$$



**Komplexgatter**

$$\begin{aligned}
 y(\mathbf{x}) &= \overline{x_1 x_2 \vee x_3 x_4} \\
 f_n(\mathbf{x}) &= x_1 x_2 \vee x_3 x_4 \\
 f_p(\mathbf{x}) &= (\bar{x}_1 \vee \bar{x}_2)(\bar{x}_3 \vee \bar{x}_4)
 \end{aligned}$$



**Logische Ausdrücke vorher vereinfachen**

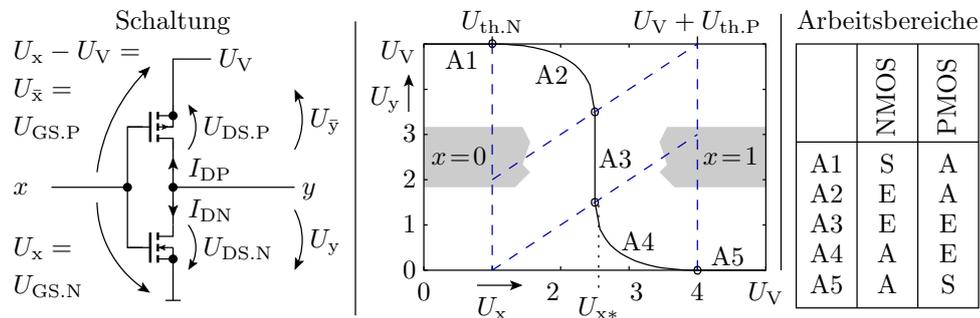
Komplexe logische Zielfunktionen lassen sich oft vor der Umsetzung in ein Gatter durch Anwendung der

- Eliminationsgesetze,
- Absorbationsgesetze und

anderer Umformungsregeln vereinfachen. Beispiel:

$$y = \overline{(x_1 x_2 x_3) \vee x_1 \vee x_2} = \overline{x_1 \vee x_2}$$

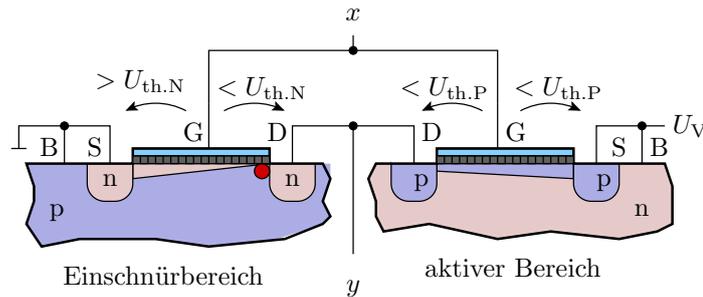
**Übertragungsfunktion eines CMOS-Inverters**



(S – Sperrbereich; E – Ab- (Ein-) schnürbereich; A – aktiver Bereich)

- In einem korrekten Entwurf ist nach jedem Schaltvorgang ein Transistorzweig gesperrt (Arbeitsbereich A1 oder A5).
- Die Arbeitsbereiche A2 bis A4 sollten nur während der Schaltvorgänge auftreten.

### Arbeitsbereich A2



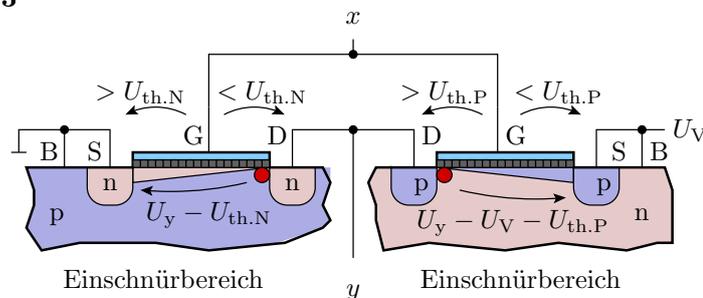
- Bedingung:

$$U_{th.N} < U_x < U_{x*}$$

- $U_x \rightarrow U_y$ : Lösungen der folgenden quadratischen Gleichung:

$$0 = K_N \cdot \frac{(U_x - U_{th.N})^2}{2} + K_P \cdot \left( (U_x - U_{th.P}) \cdot U_y - \frac{U_y^2}{2} \right)$$

### Arbeitsbereich A3

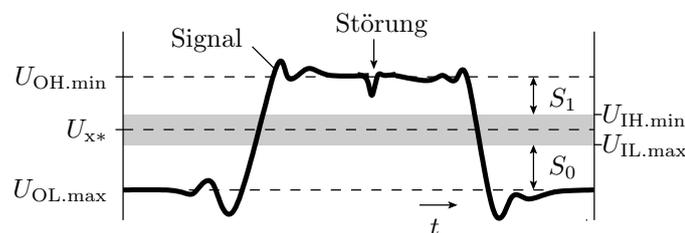


- Für eine bestimmte Eingangsspannung  $U_x = U_{x*}$  arbeiten beide Transistoren als gesteuerte Stromquellen, die denselben Strom liefern.
- Gleichung zur Berechnung dieser Spannung:

$$0 = K_N \cdot \frac{(U_{x*} - U_{th.N})^2}{2} + K_P \cdot \frac{(U_V - U_{x*} + U_{th.P})^2}{2}$$

- Laut Modell senkrechter Kennlinienverlauf.

### Störabstand

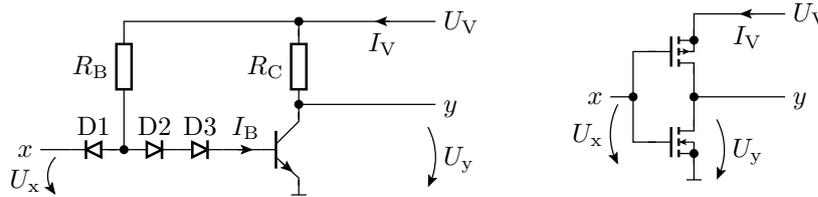


|                  |   |
|------------------|---|
| $U_{x*}$         | Umschaltspannung zwischen null und eins |
| $U_{IL}, U_{IH}$ | Eingangsspannung für eine 0 bzw. 1      |
| $U_{OL}, U_{OH}$ | Ausgangsspannung für eine 0 bzw. 1      |

Störabstand: Maximale, der Eingangsspannung überlagerte Störspannung, bei der garantiert keine Fehlfunktion auftritt:

$$S = \min(S_0, S_1) = \min(U_{IL.max} - U_{OL.min}, U_{OH.min} - U_{IH.max})$$

### Vergleich CMOS-Inverter und DT-Inverter



|                   | DT-Inverter                            | CMOS-Inverter                        |
|-------------------|--|--------------------------------------|
| $U_{OL.max}$      | $U_{CEX} \approx 0,2\text{ V}$         | 0                                    |
| $U_{OH.min}$      | $U_V$                                  | $U_V$                                |
| $U_{x*}$          | $U_{BEF} + U_F \approx 1,4\text{ V}^*$ | ideal $U_V/2 \approx 2,5\text{ V}^*$ |
| $S$               | $> 1\text{ V}^*$                       | $> 2\text{ V}^*$                     |
| $I_V$ für $x = 0$ | Strom durch $R_B$                      | 0                                    |
| $I_V$ für $x = 1$ | Strom durch $R_C$                      | 0                                    |

( $I_V$  – Versorgungsstrom,  $I_V \cdot U_V$  – Verlustleistung, \* für  $U_V = 5\text{ V}$ ).

### Warum werden heute fast nur noch CMOS-Gatter eingesetzt?

- Einfacher Entwurf.
- Geringe Verlustleistung als Voraussetzung für die Integration von Millionen von Gattern auf einem Chip.
- Großer Störabstand.

Frühere Gatterschaltungen, insbesondere solche mit Bipolartransistoren, sind aus fast allen Anwendungen verdrängt, auch die behandelten DT-Gatter und ihre Weiterentwicklungen, die TTL-Gatter (TTL – Transistor Transistor Logic), STTL-Gatter (Schottky-TTTL-Gatter) etc.

### Transfergatter

Nachbildung eines Schalters, der sowohl null als auch eine eins an seinen Ausgang weiterleiten kann:

- Parallelschaltung eines NMOS- und eines PMOS-Transistors.
- Benötigt das direkte und das negierte Steuersignal.

Schaltung

Schaltermodell

Wertetabelle

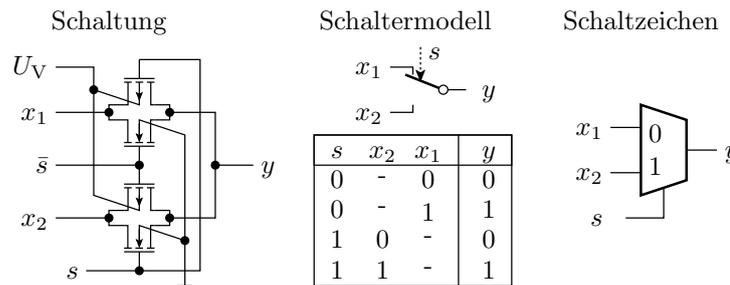
| s | x | Tn | Tp | y |
|---|---|----|----|---|
| 0 | 0 | S  | S  | Z |
| 0 | 1 | S  | S  | Z |
| 1 | 0 | A  | S* | 0 |
| 1 | 1 | S* | A  | 1 |

A aktiver Bereich  
S Sperrbereich  
Z hochohmig  
S\* Sperrbereich, wenn Paralleltransistor ein

Sperrbereich, wenn Paralleltransistor ein

Kanal könnte beweglich Elektronen aufnehmen, ist aber beidseitig eingeschnürt

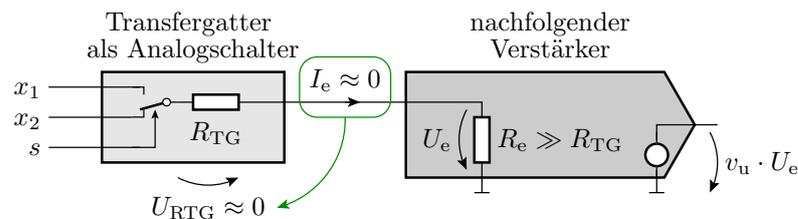
### Umschalter aus zwei Transferrgattern



(- – logischer Wert ohne Einfluss, don't care)

### Transferrgatter als Analogschalter

- Der Drain-Source-Widerstand ist von der Ein- und Ausgangsspannung abhängig.
- Zur Vermeidung nichtlinearer Spannungsabfälle benötigt die Schaltung hinter einem Transferrgatter einen hohen Eingangswiderstand.



## 1.4 Speicherzellen

### RS-Flipflop



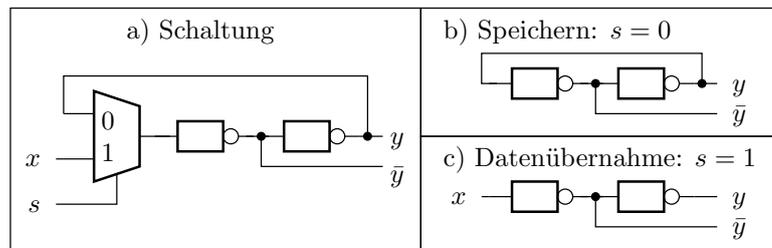
$y^*, \bar{y}^*$  – Beibehaltung des bisherigen Wertes

- $x_1 = x_2 = 1$  ist zu vermeiden, weil bei zeitgleicher Änderung von  $x_1$  und  $x_2$  von eins nach null der Folgezustand unbestimmt ist.
- Ungebräuchlich, weil stör anfällig<sup>2</sup>.

### D-Flipflop

- störsicherere Alternative

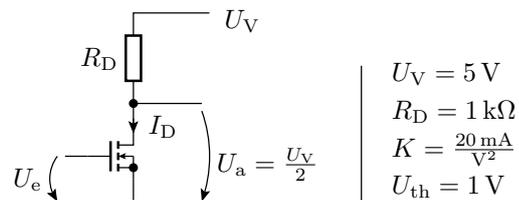
<sup>2</sup>Störpulse können den gespeicherten Wert umkippen.



- Im Speichermodus werden Störpulse auf der Datenleitung toleriert.

## 1.5 Aufgaben

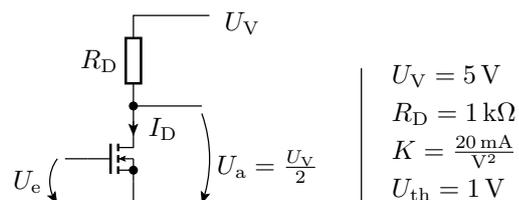
### Aufgabe 4.1: MOS-Verstärker



Gesucht sind:

1. Übertragungsfunktion mit dem Transistor im Abschnürbereich?
2. Ein- und Ausgangsspannungsbereich, in dem der Transistor im Abschnürbereich arbeitet?
3. Eingangsspannung  $U_e$  für  $U_a = \frac{U_V}{2}$ ?
4. Spannungsverstärkung  $v_u = \frac{dU_a}{dU_e}$  bei dieser Eingangsspannung?

### Lösung zu Aufgabe 4.1



1. Übertragungsfunktion mit dem Transistor im Abschnürbereich:

$$U_a = U_V - \frac{R_D \cdot K}{2} \cdot (U_e - U_{\text{th}})^2 = 5 \text{ V} - \frac{(U_e - 1 \text{ V})^2}{0,1 \text{ V}}$$

2. Ein- und Ausgangsspannungsbereich, in dem der Transistor im Abschnürbereich arbeitet:

$$U_{\text{th}} < U_e < U_{e, \text{max}} = U_a + U_{\text{th}} = U_V + U_{\text{th}} - \frac{R_D \cdot K}{2} \cdot (U_{e, \text{max}} - U_{\text{th}})^2$$

$$U_{e, \text{max}} = 6 \text{ V} - \frac{(U_{e, \text{max}} - 1 \text{ V})^2}{0,1 \text{ V}}$$

$$U_{e.\max} = U_a + U_{th} = U_V + U_{th} - \frac{R_D \cdot K}{2} \cdot (U_{e.\max} - U_{th})^2$$

$$U_{e.\max} = 6\text{ V} - \frac{(U_{e.\max} - 1\text{ V})^2}{0,1\text{ V}}$$

$$0,1\text{ V} \cdot U_{e.\max} = 0,6\text{ V}^2 - (U_{e.\max}^2 - 2\text{ V} \cdot U_{e.\max} + 1\text{ V}^2)$$

$$0 = U_{e.\max}^2 - 1,9\text{ V} \cdot U_{e.\max} + 0,4\text{ V}^2$$

$$U_{e.\max} = \frac{1,9\text{ V}}{2} \pm \sqrt{\left(\frac{1,9\text{ V}}{2}\right)^2 - 0,4\text{ V}^2}$$

Mögliche Lösungen:

$$U_{e.\max} \in \{0,241\text{ V}, 1,659\text{ V}\}$$

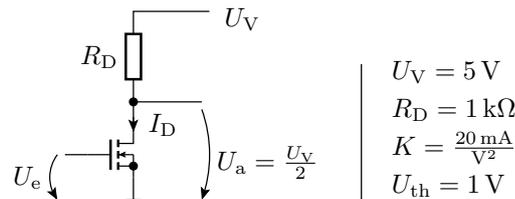
Größer als  $U_{th} = 1\text{ V}$  ist davon nur:

$$U_{e.\max} = 1,659\text{ V}$$

Probe:

$$U_a(U_{e.\max}) = U_V - \frac{R_D \cdot K}{2} \cdot (U_e - U_{th})^2 = 5\text{ V} - \frac{(U_e - 1\text{ V})^2}{0,1\text{ V}}$$

$$= 0,659\text{ V} = U_e - U_{th}\checkmark$$



3. Eingangsspannung  $U_e$  für  $U_a = \frac{U_V}{2} = U_V - \frac{R_D \cdot K}{2} \cdot (U_e - U_{th})^2$ :

$$U_e = \sqrt{\frac{U_V}{R_D \cdot K}} + U_{th} = 1,5\text{ V}$$

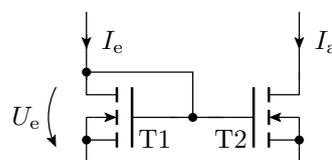
4. Spannungsverstärkung  $v_u = \frac{dU_a}{dU_e}$  für diese Eingangsspannung:

$$U_a = U_V - \frac{R_D \cdot K}{2} \cdot (U_e - U_{th})^2$$

$$v_u = \frac{dU_a}{dU_e} = -R_D \cdot K \cdot (U_e - U_{th})$$

$$= -\frac{20}{\text{V}} \cdot 0,5\text{ V} = -10$$

### Aufgabe 4.2: Stromspiegel

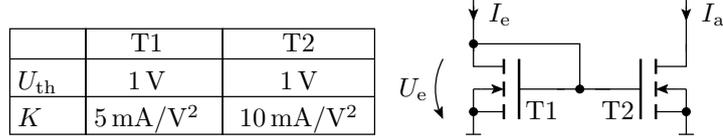


|                                 | T1                  | T2                   |
|---------------------------------|---------------------|----------------------|
| Einschaltspannung ( $U_{th}$ ): | 1 V                 | 1 V                  |
| Steilheit $K$ :                 | 5 mA/V <sup>2</sup> | 10 mA/V <sup>2</sup> |

Wie bildet sich in der Schaltung mit T1 und T2 im Einschnürrbereich

1. der Eingangsstrom  $I_e$  auf die Eingangsspannung  $U_e$ ,
2. die Eingangsspannung  $U_e$  auf den Ausgangsstrom  $I_a$  und
3. der Eingangsstrom  $I_e$  auf den Ausgangsstrom  $I_a$  ab?
4. Bedingungen, dass T1 und T2 im Einschnürrbereich arbeiten.

**Lösung zu Aufgabe 4.2**



1. Abbildung des Eingangsstroms auf die Eingangsspannung:

$$I_e = \frac{K_1}{2} \cdot (U_e - U_{th})^2$$

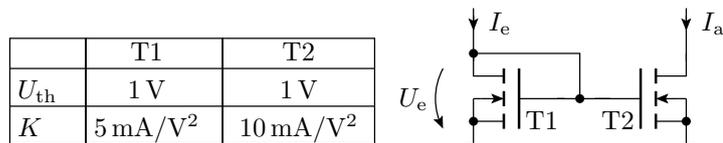
$$U_e = U_{th} + \sqrt{\frac{2 \cdot I_e}{K_1}}$$

2. Abbildung der Eingangsspannung auf den Ausgangsstrom:

$$I_a = \frac{K_2}{2} \cdot (U_e - U_{th})^2$$

3. Abbildung des Eingangsstroms auf den Ausgangsstrom:

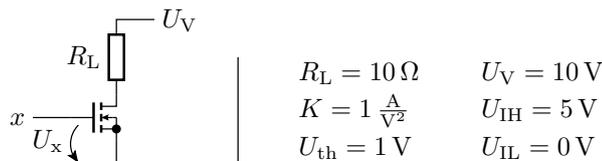
$$I_a = \frac{K_2}{K_1} \cdot I_e = 2 \cdot I_e$$



4. Wegen  $U_{GD1} = 0$  und  $U_{th} = 1$  V arbeitet T1 für  $I_e > 0$  immer im Einschnürrbereich. Für T2 muss zusätzlich gelten:

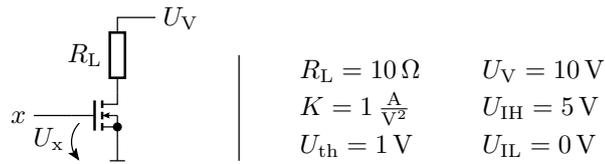
$$U_{DS2} > U_e - U_{th} = \sqrt{\frac{I_e}{K_1}}$$

**Aufgabe 4.3: Stufenlose Leistungssteuerung durch Pulsweitenmodulation**



1. Wie groß ist der Einschaltwiderstand  $R_{DS} = \frac{dU_{DS}}{dI_D}$  des eingeschalteten MOS-Transistors?
2. Welche relative Pulsweite  $\eta$  ist erforderlich, damit im Lastwiderstand  $R_L$  eine Leistung von  $P_{RL,soll} = 3$  W umgesetzt wird?
3. Welche Leistung  $P_{Tr}$  wird dabei im Transistor umgesetzt?

**Lösung zu Aufgabe 4.3**



1. Einschaltwiderstand:

$$R_{DS} = \frac{1}{K \cdot (U_{IH} - U_{th})} = \frac{1}{1 \frac{A}{V^2} \cdot 4 V} = 0,25 \Omega$$

2. Relative Pulsbreite:

$$P_{RL,max} \approx \frac{U_V^2}{R_L} = \frac{(10 V)^2}{10 \Omega} = 10 W$$

$$\eta = \frac{P_{RL,soll}}{P_{RL,max}} = 30\%$$

3. Leistungsumsatz im Transistor:

$$P_{Tr} = \frac{R_{DS}}{R_L} \cdot P_{RL,soll} = \frac{3 W}{40}$$

**Aufgabe 4.4: FCMOS-Gatter**

Entwerfen Sie je ein FCMOS-Gatter

1. mit der Funktion:

$$y_1 = \overline{((x_1 \wedge x_2) \vee x_3) \wedge (x_4 \vee x_5)}$$

2. mit der Funktion:

$$y_2 = \bar{x}_1 \vee \bar{x}_2 \vee \overline{(x_1 \vee (x_2 \wedge x_3))}$$

**Lösung zu Aufgabe 4.4**

1.

$$y_1 = \overline{((x_1 \wedge x_2) \vee x_3) \wedge (x_4 \vee x_5)}$$

$$f_n = ((x_1 \wedge x_2) \vee x_3) \wedge (x_4 \vee x_5)$$

$$f_p = ((\bar{x}_1 \vee \bar{x}_2) \wedge \bar{x}_3) \vee (\bar{x}_4 \wedge \bar{x}_5)$$

2.

$$y_2 = \bar{x}_1 \vee \bar{x}_2 \vee \overline{(x_1 \vee (x_2 \wedge x_3))}$$

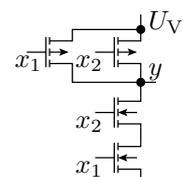
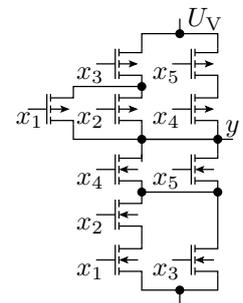
$$= \overline{x_1 x_2 (x_1 \vee (x_2 x_3))}$$

$$= \overline{x_1 x_2 \vee x_1 x_2 x_3}$$

$$= \bar{x}_1 \bar{x}_2$$

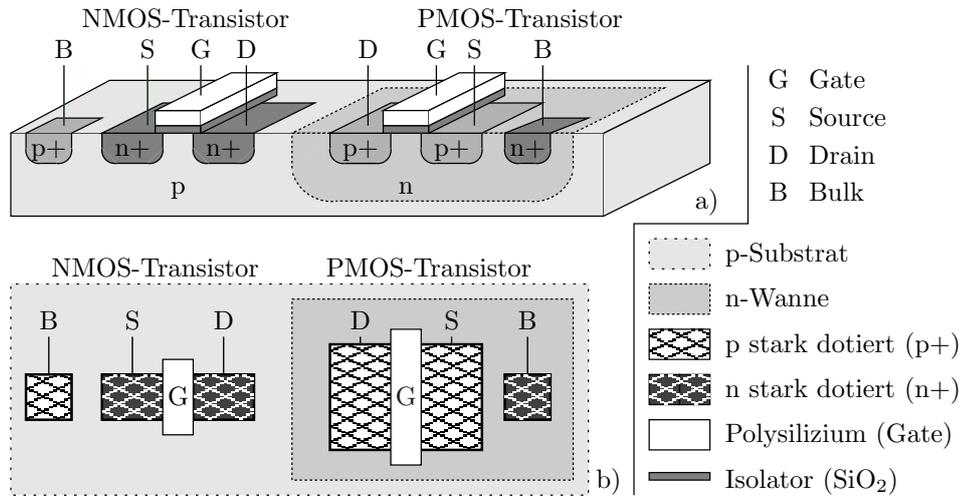
$$f_n = x_1 x_2$$

$$f_p = \bar{x}_1 \vee \bar{x}_2$$

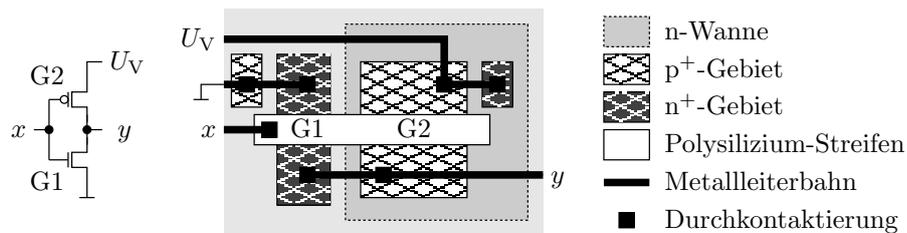


### Geometrischer Entwurf

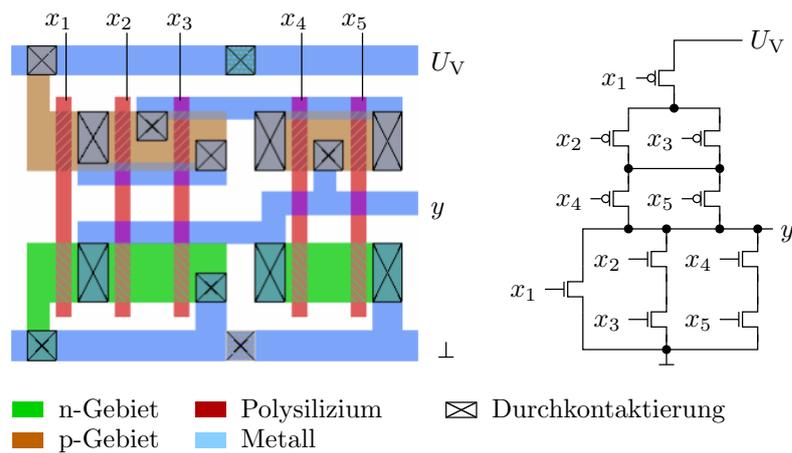
#### 3D-Ansicht eines NMOS- und eines PMOS-Transistor



#### Geometrischer Entwurf eines Inverters

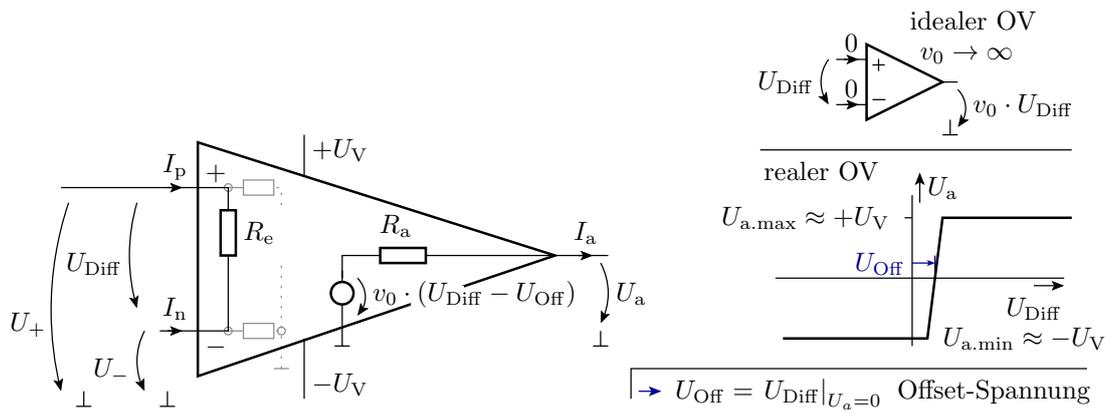


#### Geometrischer Entwurf eines Komplexgatters



## 2 Operationsverstärker

### Schaltsymbol und Anschlüsse



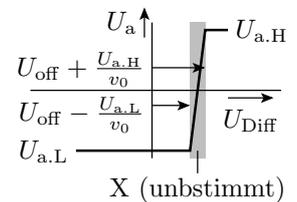
Wichtige Kenngrößen:

|                      |                                      | ideal    | real  |
|----------------------|--------------------------------------|----------|---|
| Spannungsverstärkung | $v_0 = \frac{dU_a}{dU_{Diff}}$       | $\infty$ | $10^4 \dots 10^6$                           |
| Eingangswiderstand   | $R_e = \frac{dU_{Diff}}{dI_p - I_n}$ | $\infty$ | $1 \text{ M}\Omega \dots 1 \text{ T}\Omega$ |
| Ausgangswiderstand   | $R_a = \frac{dU_a}{dI_a}$            | $0$      | $2 \Omega \dots 100 \Omega$                 |
| Offset-Spannung      | $U_{off} = U_{Diff} _{U_a=0}$        | $0$      | $10 \text{ mV}$                             |

Ein Operationsverstärker hat in der Regel nicht den auf der Folie eingezeichneten Masseanschluss. Wird der nicht gebraucht?

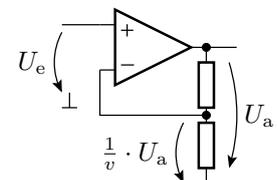
- Die Eingangs-Offset-Spannung ist viel größer als der Ausgangsspannungsbereich geteilt durch die Verstärkung. Unbeschaltet nur als Schwellwertschalter nutzbar:

$$U_a = \begin{cases} U_{a.L} & U_{Diff} < U_{off.min} - \frac{U_{a.L}}{v_0} \\ U_{a.H} & U_{Diff} > U_{off.max} + \frac{U_{a.H}}{v_0} \\ X & \text{sonst} \end{cases}$$



- Der Betrieb als Verstärker verlangt eine Rückkopplung, d.h. eine Subtraktion eines Teils von  $U_a$  von  $U_{Diff}$ , z.B.:

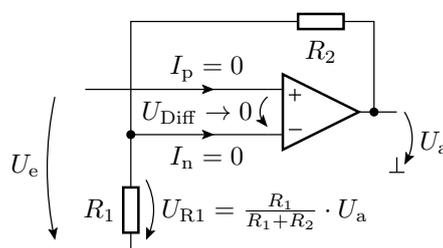
$$\begin{aligned} U_a &= v_0 \cdot (U_e + U_{off} - \frac{U_a}{v}) \\ U_a &= \frac{v_0}{1 + \frac{v_0}{v}} \cdot (U_e + U_{off}) \\ &\approx v \cdot (U_e + U_{off}) \end{aligned}$$



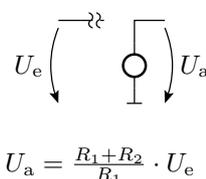
- Für beide Anwendungen braucht der Operationsverstärker keinen Masseanschluss.

## 2.1 Verstärker

### Nichtinvertierender Verstärker



Ersatzschaltung



$$\begin{aligned}
 U_+ &= U_e \\
 U_- &= \frac{R_1}{R_1 + R_2} \cdot U_a \\
 U_a &= \lim_{v_0 \rightarrow \infty} v_0 \cdot (U_+ - U_-) = \lim_{v_0 \rightarrow \infty} v_0 \cdot \left( U_e - \frac{R_1}{R_1 + R_2} \cdot U_a \right) \\
 &= \lim_{v_0 \rightarrow \infty} \frac{v_0}{1 + \frac{v_0}{\frac{R_1}{R_1 + R_2}}} \cdot U_e = \lim_{v_0 \rightarrow \infty} \frac{\frac{R_1 + R_2}{R_1}}{\frac{R_1 + R_2}{v_0 \cdot R_1} + 1} \cdot U_e = \frac{R_1 + R_2}{R_1} \cdot U_e
 \end{aligned}$$

**Verkürzter Rechenweg**

Die Rückkopplung

$$(U_a \uparrow \mapsto U_{\text{Diff}} \downarrow) \wedge (U_a \downarrow \mapsto U_{\text{Diff}} \uparrow)$$

regelt die Eingangsspannungsdifferenz gegen Null:

$$U_{\text{Diff}} = U_+ - U_- \rightarrow 0$$

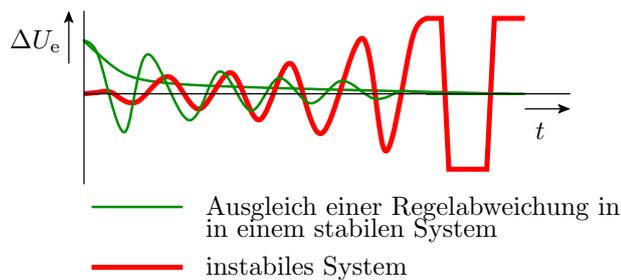
Aus

$$\begin{aligned}
 U_+ &= U_e \\
 U_- &= \frac{R_1}{R_1 + R_2} \cdot U_a \\
 U_+ - U_- &= U_e - \frac{R_1}{R_1 + R_2} \cdot U_a = 0
 \end{aligned}$$

ist die Übertragungsfunktion fast ablesbar.

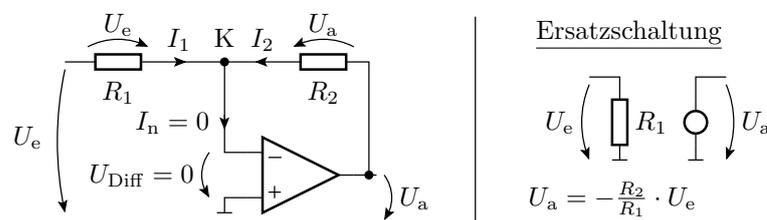
**Generelles Problem**

- Eine Rückkopplung führt zu einem Regelkreis und ein falsch dimensionierter Regelkreis kann schwingen:



- Die heutigen Operationsverstärker haben nur noch eine geringe Schwingungsneigung.
- Bei Fehlverhalten, Spannungen mit Oszi kontrollieren.

**Invertierender Verstärker**



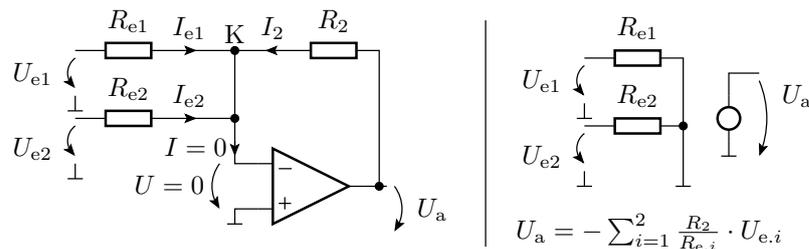
$$K : I_1 + I_2 = 0$$

$$\frac{U_e}{R_1} + \frac{U_a}{R_2} = 0$$

$$U_a = -\frac{R_2}{R_1} \cdot U_e$$

## 2.2 Rechenelemente

### Summationsverstärker (Addition)

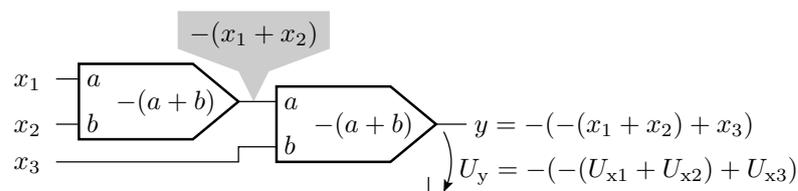


$$K : I_{e1} + I_{e2} + I_2 = 0$$

$$\frac{U_{e1}}{R_{e1}} + \frac{U_{e2}}{R_{e2}} + \frac{U_a}{R_2} = 0$$

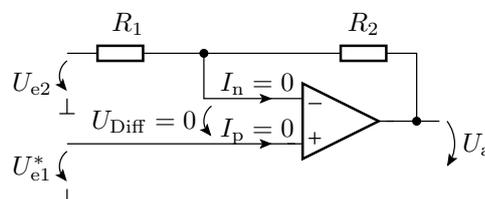
$$U_a = -\left( \frac{R_2}{R_{e1}} \cdot U_{e1} + \frac{R_2}{R_{e2}} \cdot U_{e2} \right)$$

### Subtraktion mit Summationsverstärkern



### Differenzverstärker

- Nur der »+«-Anschluss steht exklusiv als Eingang zu Verfügung.
- Auf den Minuseingang muss zusätzlich wie beim Nichtinvertierende Verstärker  $\frac{U_a}{v}$  rückgekoppelt werden.
- Am Minuseingang kommt von  $U_{e2}$  nur der  $\frac{R_2}{R_1+R_2}$ -te Teil an.



$$U_+ = U_{e1}^* = U_- = \frac{R_2}{R_1 + R_2} \cdot U_{e2} + \frac{R_1}{R_1 + R_2} \cdot U_a$$

$$U_a = \frac{R_1 + R_2}{R_1} \left( U_{e1}^* - \frac{R_2}{R_1 + R_2} \cdot U_{e2} \right)$$

$$U_a = \frac{R_1 + R_2}{R_1} \left( U_{e1}^* - \frac{R_2}{R_1 + R_2} \cdot U_{e2} \right)$$

$$U_a = \frac{R_2}{R_1} \cdot \left( \frac{R_1 + R_2}{R_2} \cdot U_{e1}^* - U_{e2} \right)$$

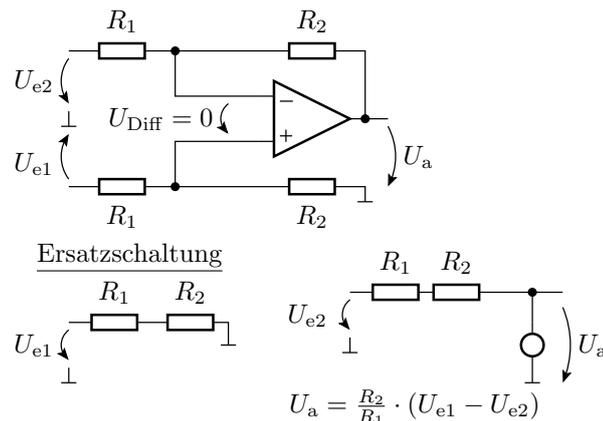
Mit einem zusätzlichen Spannungsteiler:

$$U_{e1}^* = \frac{R_2}{R_1 + R_2} \cdot U_{e1}$$

ergibt sich ein Differenzverstärker mit der Differenzverstärkung  $v_{\text{Diff}} = \frac{R_2}{R_1}$ :

$$U_a = \frac{R_2}{R_1} \cdot (U_{e1} - U_{e2})$$

### Differenzverstärker komplett



## 2.3 Komparator

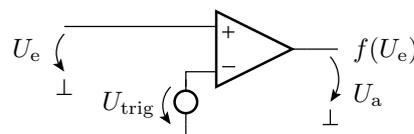
### Soll-Funktion und Realisierung

- Abbildung einer stetigen Größe auf eine zweiwertige Größe<sup>3</sup>:

$$f(U_e) = \begin{cases} 0 & \text{wenn } U_e < U_{\text{trig}} \\ 1 & \text{sonst} \end{cases} \quad (1)$$

( $U_{\text{trig}}$  – Schaltspannung des Komparators).

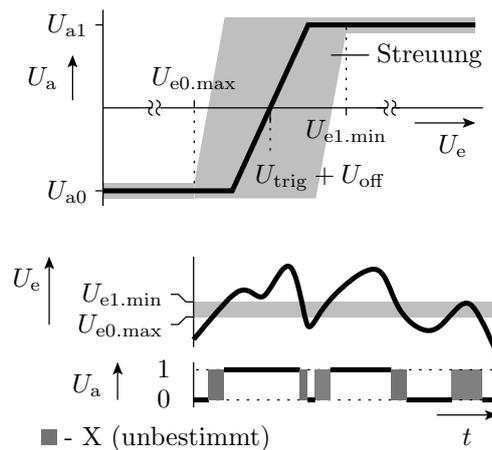
- Nachbildung durch einen Operationsverstärker plus Quelle mit der Schaltspannung:



- Die Quellspannung  $U_{\text{trig}}$  kann auch mit einem Spannungsteiler aus der Versorgungsspannung gebildet werden.

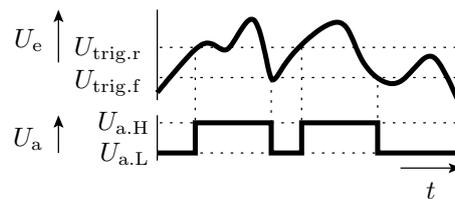
<sup>3</sup>Das verstand man bis vor Kurzem noch unter »Digitalisierung«.

### Abweichung vom Idealverhalten



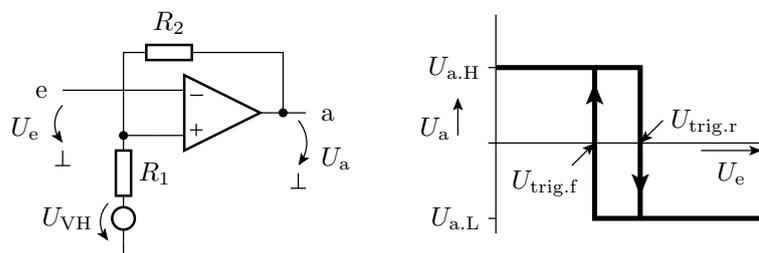
### Schwellwertschalter mit Hysterese

- Einschaltsschwelle > Ausschaltsschwelle
- Überschreiten  $U_{trig,r}$   $\Rightarrow$  kippen in den Zustand  $U_{trig} = U_{trig,f}$
- Unterschreiten  $U_{trig,f}$   $\Rightarrow$  kippen in den Zustand  $U_{trig} = U_{trig,r}$



- $U_{trig,r}$  Schaltschwelle für steigende (rising) Eingangsspannungen
- $U_{trig,f}$  Schaltschwelle für fallende (falling) Eingangsspannungen
- $U_{a,H}$  große Ausgangsspannung (High, log. 1)
- $U_{a,L}$  kleine Ausgangsspannung (Low, log. 0)

### Invertierter Schwellwertschalter mit OV



$$U_{trig,r} = U_{VH} + \frac{R_1}{R_1 + R_2} \cdot (U_{a,H} - U_{VH})$$

$$U_{trig,f} = U_{VH} + \frac{R_1}{R_1 + R_2} \cdot (U_{a,L} - U_{VH})$$

( $U_{VH}$  – Hilfsspannung)

**Beispiel**

$$\begin{aligned} U_{a,H} = U_V &= 5 \text{ V} & U_{\text{trig,r}} &= 3 \text{ V} \\ U_{a,L} &= 0 & U_{\text{trig,f}} &= 2 \text{ V} \end{aligned}$$

- Bestimmung des Spannungsteilerverhältnisses

$$k = \frac{R_1}{R_1 + R_2}$$

und der Hilfsspannung  $U_{VH}$  mit folgendem Gleichungssystem:

$$\begin{aligned} 3 \text{ V} &= U_{VH} + k \cdot (5 \text{ V} - U_{VH}) \\ 2 \text{ V} &= U_{VH} + k \cdot (-U_{VH}) \end{aligned}$$

- $U_{VH} \Rightarrow$  Quotienten beider Gleichungen

$$\begin{aligned} \frac{3 \text{ V} - U_{VH}}{2 \text{ V} - U_{VH}} &= \frac{5 \text{ V} - U_{VH}}{-U_{VH}} \\ U_{VH} &= 2,5 \text{ V} \end{aligned}$$

- $k \Rightarrow$  Differenz beider Gleichungen:

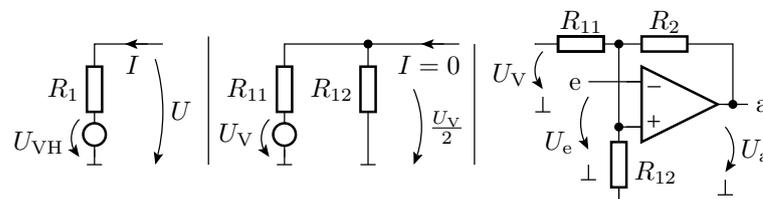
$$\begin{aligned} 1 \text{ V} &= k \cdot 5 \text{ V} \\ k &= 0,2 \end{aligned}$$

- willkürliche Festlegung:  $R_1 = 10 \text{ k}\Omega$

- Berechnung von  $R_2$  aus

$$0,2 = \frac{R_1}{R_1 + R_2} \Rightarrow R_2 = 40 \text{ k}\Omega$$

- Transformation des Zweipols aus  $U_{VH}$  und  $R_1$  in einen funktionsgleichen Zweipol aus  $U_V$  und Spannungsteiler:



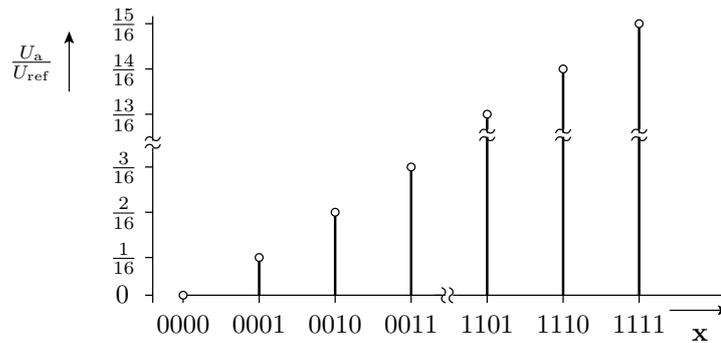
$$R_{11} = R_{12} = 2 \cdot R_1 = 20 \text{ k}\Omega$$

**2.4 Digital-Analog-Umsetzer****Digital-Analog-Umsetzer (DAU)**

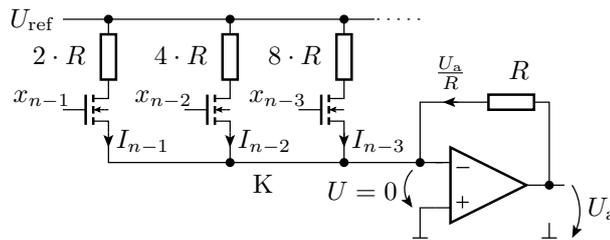
Ausgabe eines Bitvektors als Spannung:

$$\mathbf{x} = x_{n-1} x_{n-2} \dots x_0 \Rightarrow U_a(\mathbf{x}) = \frac{U_{\text{ref}}}{2^n} \cdot \sum_{i=0}^{n-1} x_i \cdot 2^i$$

( $x_i \in \{0, 1\}$  – Binärziffern;  $n$  – Bitanzahl;  $U_{\text{ref}}$  – Referenzspannung).



**Eine Schaltung zur Nachbildung dieser Funktion**



- Stromquellen mit binär abgestuften Strömen:

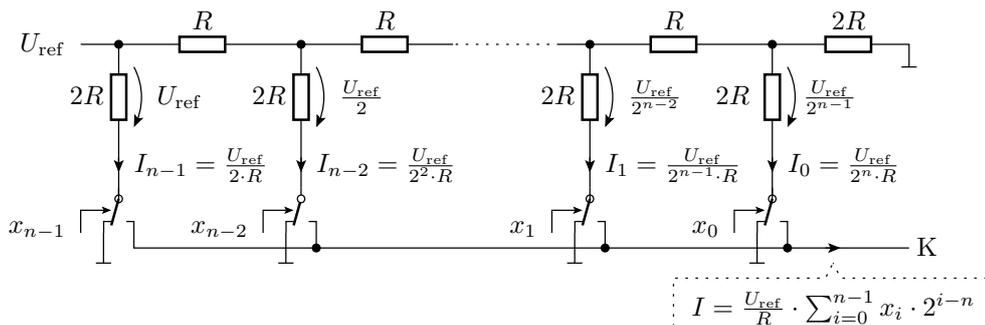
$$I_i = \frac{U_{ref}}{R} \cdot 2^{i-n}$$

- Transistorschalter, die die Ströme wahlweise in den Summationspunkt leiten oder nicht.
- Summationsverstärker für die ausgewählten Ströme:

$$U_a = -R \cdot \sum_{i=0}^{n-1} x_i \cdot I_i = -\frac{U_{ref}}{2^n} \cdot \sum_{i=0}^{n-1} x_i \cdot 2^i$$

**Digital-Analog-Umsetzer mit R2R-Netzwerk**

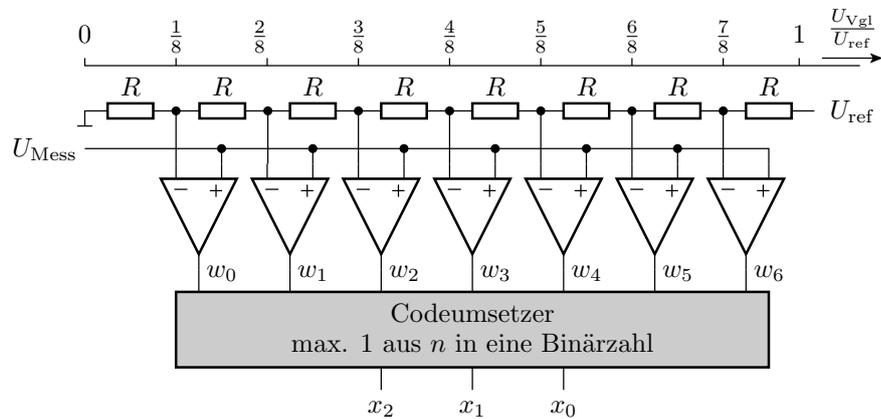
- Die Fertigung von sehr unterschiedlich großen Widerständen mit exaktem Widerstandsverhältnis ist schwierig.
- Ein R2R-Netzwerk ist eine Spannungsteilerkette, die die eingangsseitige Referenzspannung fortlaufend halbiert.
- Die Transistorschalter an den Fußpunkten leiten die Ströme bei  $x_i = 1$  in den Summationspunkt K und bei  $x_i = 0$  zur Masse.



## 2.5 Analog-Digital-Umsetzer

### Paralleler Analog-Digital-Umsetzer (ADU)

- Zuordnung von 1 aus  $n$  Digitalwerten in einem Schritt.
- Paralleler Vergleich der analogen Eingangsspannung mit  $2^n-1$  Vergleichsspannungen. Erfordert  $2^n - 1$  Komparatoren.

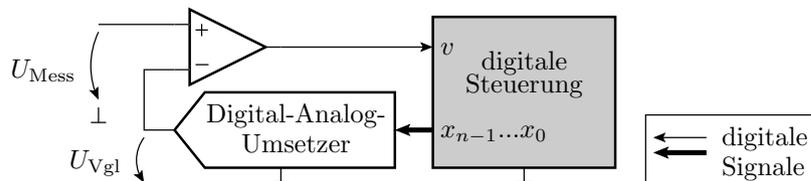


### Funktion des Codeumsetzers

| Komparatorausgabe<br>$w_6 w_5 w_4 w_3 w_2 w_1 w_0$ | Ergebnis<br>$x_2 x_1 x_0$ |
|--|---------------------------|
| 0000000  | 000                       |
| 0000001  | 001                       |
| 0000011  | 010                       |
| 0000111  | 011                       |
| 0001111  | 100                       |
| 0011111  | 101                       |
| 0111111  | 110                       |
| 1111111  | 111                       |

### Serielle Umsetzer

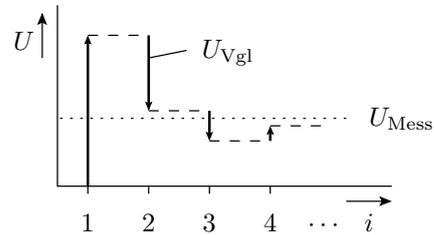
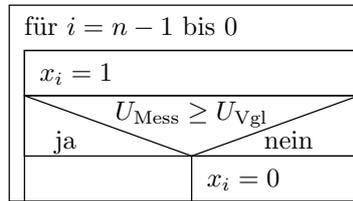
- Ein Vergleich je Wandlerschritt:



$$v = \begin{cases} 0 & \text{wenn } U_{\text{Mess}} < U_{\text{Vgl}} \\ 1 & \text{sonst} \end{cases}$$

### Sukzessive Approximation

- schnellster serieller Wandleralgorithmus
- ein Vergleich je Bit

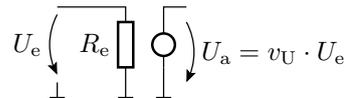


### Aufgaben

#### Aufgabe 4.5: Verstärkerentwurf

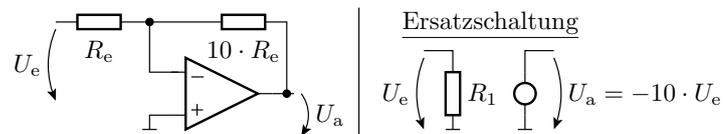
Entwickeln Sie Schaltungen mit Operationsverstärkern, die das Verhalten der nachfolgenden Ersatzschaltung nachbilden mit den Parametern:

1.  $v_U = -10$  und  $R_e = 10 \text{ k}\Omega$
2.  $v_U = 3$  und  $R_e = 100 \text{ k}\Omega$ .

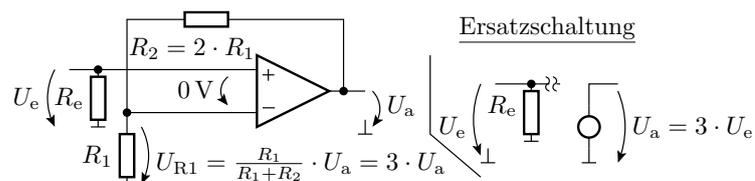


#### Lösung zu Aufgabe 4.5

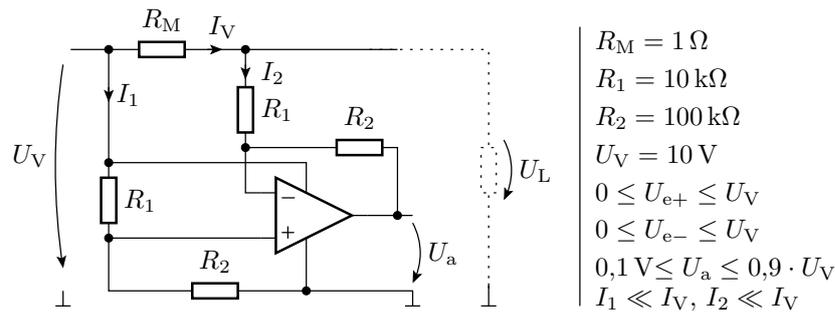
1.  $v_U = -10$  und  $R_e = 10 \text{ k}\Omega$ : invertierender Verstärker mit  $R_1 = R_e$  und  $R_2 = 10 \cdot R_1 = 100 \text{ k}\Omega$  :



2.  $v_U = 3$  und  $R_e = 100 \text{ k}\Omega$ : nicht invertierender Verstärker mit  $R_e$  parallel zum Eingang und  $R_2 = 2 \cdot R_1$ .



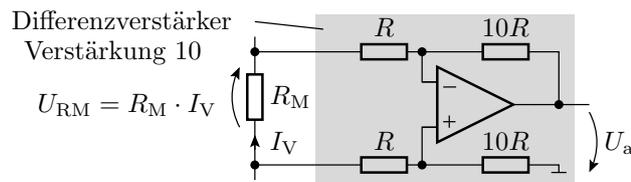
**Aufgabe 4.6: Analyse einer OV-Schaltung**



1. Grundbeschaltung des Operationsverstärkers?
2. Bestimmen Sie die Funktion  $U_a = f(I_V)$  für  $I_2 \ll I_V$ ?
3. Für welchen Bereich von  $I_V$  gilt diese Funktion?

**Lösung zu Aufgabe 4.6**

1. Grundschaltung:



2. Funktion:

$$U_a = 10 \cdot U_{RM} = 10 \Omega \cdot I_V$$

3. Wertebereich  $I_V$ :

$$\begin{aligned} 0,1 \text{ V} &\leq U_a \leq 9 \text{ V} && \text{und } I_V = \frac{U_a}{10 \Omega} \\ 10 \text{ mA} &\leq I_V \leq 900 \text{ mA} \end{aligned}$$

**Aufgabe 4.7: Entwurf von Rechenelementen**

Entwickeln Sie mit Hilfe von Operationsverstärkern eine Schaltung mit der Funktion:

$$U_a = U_{e1} + 2 \cdot U_{e2} - U_{e3} - 2 \cdot U_{e4}$$

Der Eingangswiderstand soll für jeden Eingang

$$R_{e.i} = \frac{U_{e.i}}{I_{e.i}} = 10 \text{ k}\Omega$$

betragen.

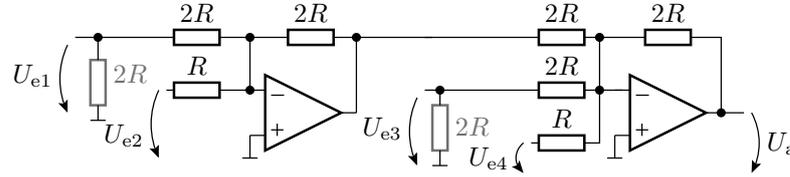
Hinweis: Es werden mindesten zwei Operationsverstärker und 9 Widerstände benötigt.

**Lösung zu Aufgabe 4.7**

Aufspaltung in zwei Summationsverstärker:

$$U_a = U_{e1} + 2 \cdot U_{e2} - U_{e3} - 2 \cdot U_{e4}$$

$$= -(- (U_{e1} + 2 \cdot U_{e2}) + U_{e3} + 2 \cdot U_{e4})$$



Bei Wahl von  $R = 10\text{ k}\Omega$  haben die Eingänge 2 und 4 bereits den gewünschten Eingangswiderstand von  $10\text{ k}\Omega$ . An den beiden anderen Eingängen beträgt  $R_{e,i} = 2 \cdot R$  und muss durch Parallelschaltung von je  $20\text{ k}\Omega$  auf  $10\text{ k}\Omega$  verringert werden.

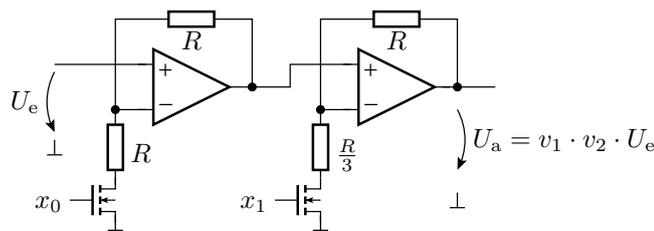
**Aufgabe 4.8: Verstärker mit umschaltbarer Verstärkung**

Konstruieren Sie eine Verstärkerschaltung, deren Verstärkung mit einem 2-Bit-Vektor in folgender Weise eingestellt werden kann:

|                          |    |    |    |    |
|--------------------------|----|----|----|----|
| $\mathbf{x} = (x_1 x_0)$ | 11 | 10 | 01 | 00 |
| $v_U = \frac{U_a}{U_e}$  | 8  | 4  | 2  | 1  |

Hinweis: Es werden mindestens zwei Operationsverstärker, zwei NMOS-Transistoren und vier Widerstände benötigt.

**Lösung zu Aufgabe 4.8**

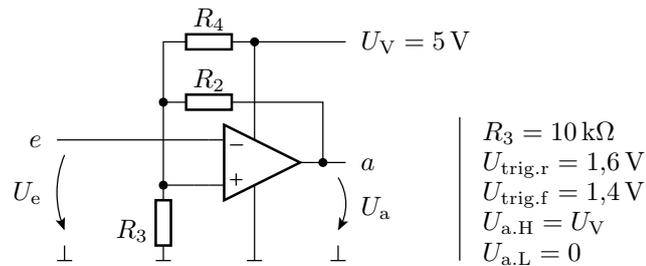


$$v_1 = \begin{cases} 1 & x_0 = 0 \\ \frac{R+R}{R} = 2 & x_0 = 1 \end{cases}$$

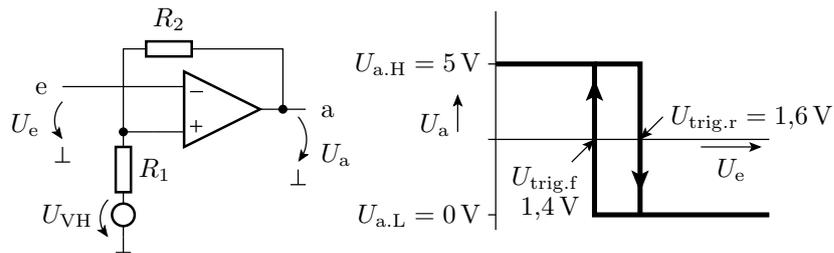
$$v_2 = \begin{cases} 1 & x_1 = 0 \\ \frac{R+\frac{R}{3}}{\frac{R}{3}} = 4 & x_1 = 1 \end{cases}$$

**Aufgabe 4.9: Schwellwertschalter mit Hysterese**

Legen Sie für den invertierenden Komparator mit Hysterese in der nachfolgenden Abbildung die Widerstandswerte  $R_1$  und  $R_2$  so fest, dass der Komparator die vorgegebene Ein- und Ausschaltswelle besitzt.



**Lösung zu Aufgabe 4.9**



$$U_{\text{trig,r}} = U_{\text{VH}} + \frac{R_1}{R_1 + R_2} \cdot (5\text{ V} - U_{\text{VH}}) = 1,6\text{ V}$$

$$U_{\text{trig,f}} = U_{\text{VH}} + \frac{R_1}{R_1 + R_2} \cdot (-U_{\text{VH}}) = 1,4\text{ V}$$

Differenz beider Gleichungen:

$$\frac{R_1}{R_1 + R_2} \cdot 5\text{ V} = 0,2\text{ V} \Rightarrow R_2 = 24 \cdot R_1$$

Eingesetzt in die 2. Gleichung:  $\frac{24}{25} \cdot U_{\text{VH}} = 1,4\text{ V}$



$$\frac{R_3}{R_3 + R_4} \cdot 5\text{ V} = \frac{25}{24} \cdot 1,4\text{ V}$$

$$R_4 \approx 2,429 \cdot R_3$$

$$R_1 = R_3 \parallel R_4 = 0,708 \cdot R_3$$

$$R_2 = 24 \cdot R_1 = 17 \cdot R_3$$

mit  $R_3 = 10\text{ k}$  ergibt sich  $R_4 = 24,29\text{ k}$  und  $R_2 = 170\text{ k}$ .