

Technische Universität
 Clausthal Institut für Informatik
 Prof. G. Kemnitz, Dr. C. Giesemann

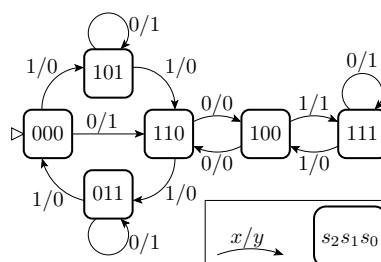
23. März 2018

Entwurf digitaler Schaltungen: Aufgabenblatt 9
 (Automaten, Gatterentwurf)

Hinweise: Schreiben Sie die Lösungen, so weit es möglich ist, auf die Aufgabenblätter. Tragen Sie Namen, Matrikelnummer und Studiengang in die nachfolgende Tabelle ein und schreiben Sie auf jedes zusätzlich abgegebene Blatt ihre Matrikelnummer.

Name	Matrikelnummer	Studiengang	Punkte von 12

Aufgabe 9.1:

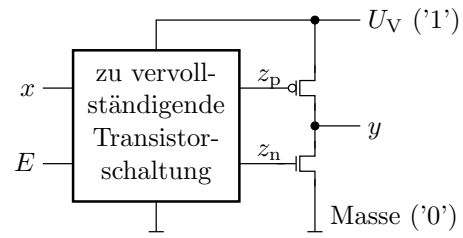


- a) Ändern Sie den Automatengraphen so ab, dass von allen redundanten Zuständen ein Übergang in den Anfangszustand erfolgt (Geänderten Ablaufgraph zeichnen). 1P
- b) Beschreiben Sie den Automaten mit den Änderungen aus Aufgabenteil a in VHDL in einer synthesegeeigneten Form (mit entity, Initialisierungs-, Takt-, Eingabe und Ausgabesignal, Zustandssignal, Prozess für die Zustandsübergänge und der Ausgabefunktion als kombinatorischen Prozess). 5P

Aufgabe 9.2: Vereinfachen Sie die nachfolgenden Ausdrücke so weit wie möglich und bilden Sie sie durch FCMOS-Gatter nach:

- a) $y = \overline{x_1 x_2 x_3} \vee x_3 x_4 \vee \overline{x_1 x_2 x_3} \vee x_1 x_3 x_4$ 2P
- b) $z = \overline{(x_1 \vee x_3 \vee x_4 \vee \overline{x_4}) (\overline{x_2} \vee x_3)}$ 2P

Aufgabe 9.3: Vervollständigen Sie den nachfolgenden CMOS-Treiber. Sein Ausgang soll bei $E = '0'$ hochohmig sein ($y = 'Z'$) und sonst den Wert $y = x \in \{ '0', '1' \}$ ausgeben. 2P



Hinweis: Aus der Aufgabenstellung folgen die logischen Funktionen $z_n(x, E)$ und $z_p(x, E)$. Für beide Funktionen sind geeignete Gatterschaltungen zu entwerfen.