

Technische Universität
 Clausthal Institut für Informatik
 Prof. G. Kemnitz, Dr. C. Giesemann

23. März 2018

Entwurf digitaler Schaltungen: Aufgabenblatt 8 (Vorbereitung Laborübung)

Hinweise: Schreiben Sie die Lösungen, so weit es möglich ist, auf die Aufgabenblätter. Tragen Sie Namen, Matrikelnummer und Studiengang in die nachfolgende Tabelle ein und schreiben Sie auf jedes zusätzlich abgegebene Blatt ihre Matrikelnummer.

Name	Matrikelnummer	Studiengang	Punkte von 12

In Vorbereitung auf die kommende große Laborübung, in der Sie den Sender und Empfänger einer seriellen Schnittstelle implementieren und testen sollen, sind die auf der Web-Seite

http://techwww.in.tu-clausthal.de/site/Lehre/EDS_ProgF4/

vorgegebenen VHDL-Beschreibungen

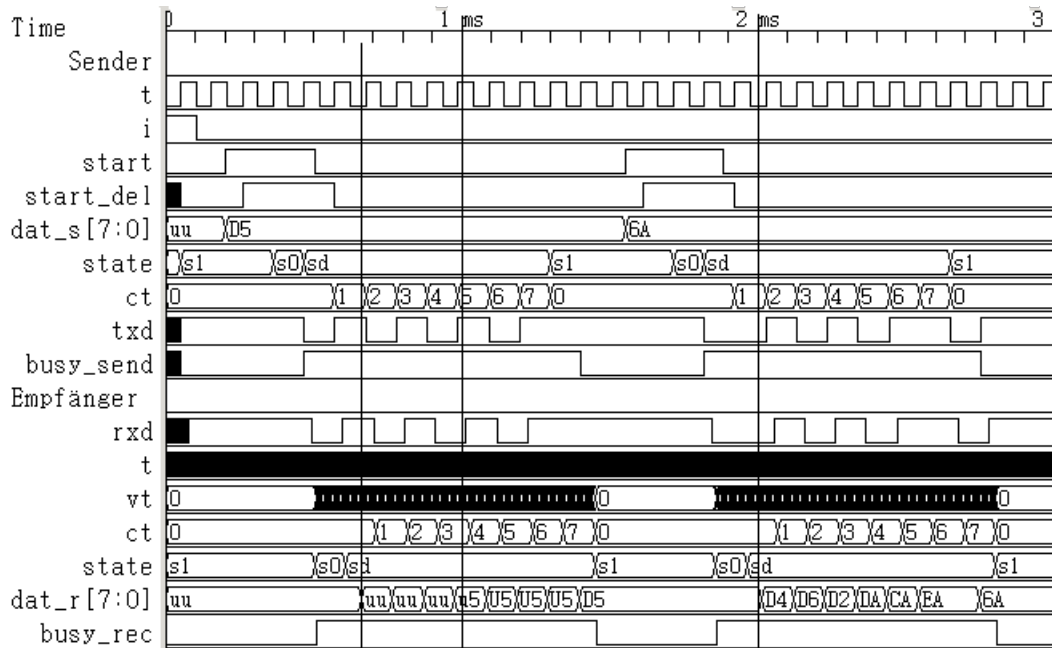
- uart_sender.vhd (Funktionsbeschreibung des Senders) und
- uart_receiver.vhd (Funktionsbeschreibung des Empfängers)

mit dem Testrahmen test_uart.vhd und dem Simulator »ghdl« zu simulieren.

Aufgabe 8.1: Suchen Sie im Internet eine ASCII-Tabelle und bestimmen Sie für die letzte Ziffer ihrer Matrikelnummer und den ersten Buchstaben ihres Familiennamens den ASCII-Wert. 2P

	Zeichen	ASCII-Wert
Nummer		
Buchstabe		

Aufgabe 8.2: Ändern Sie den gegebenen Testrahmen so ab, dass die beiden ASCII-Bytewerte aus der Aufgabe zuvor übertragen werden. Führen Sie die Simulation durch und geben Sie einen vergleichbaren Screenshot zum nachfolgenden Bild mit geänderten Bytewerten ab. 4P



Aufgabe 8.3: Schauen Sie sich das Rahmenprogramm »uart.vhd« auf der Web-Seite an:

- Was macht die Schaltung mit den empfangenen Bytes? 1P
- Von welchem Ereignis wird das Versenden eines Bytes angestoßen und was für ein Byte-Wert wird gesendet? 1P
- Welche Signale werden auf den Logikanalysator ausgegeben. 1P
- Welche Signalverläufe zeigt der Logikanalysator für die aufgezeichneten Signale an, wenn vom PC der Byte-Wert 0x61 gesendet und mit den Schaltern der ASCII-Wert für das Zeichen 'C' eingestellt ist¹? 3P

¹Skizze der Signalverläufe.